

**ANALISA ARUS DAN TEGANGAN KAPASITOR  
DC-LINK PADA TAPIS DAYA AKTIF SHUNT 1 FASA  
LAPORAN TUGAS AKHIR**



Oleh :

**BAYU EKA SAPUTRA**

**04.50.0035**

**JURUSAN TEKNIK ELEKTRO  
FAKULTAS TEKNOLOGI INDUSTRI  
UNIVERSITAS KATOLIK SOEGIJAPRANATA**

**SEMARANG**

**2011**

## PENGESAHAN

Laporan Tugas Akhir dengan judul : “ANALISA ARUS DAN TEGANGAN KAPASITOR DC-LINK PADA TAPIS DAYA AKTIF SHUNT 1 FASA“ diajukan untuk memenuhi sebagian dari persyaratan dalam memperoleh gelar sarjana Teknik Elektro pada program studi Teknik Elektro di Fakultas Teknologi Industri Universitas Katolik Soegijapranata Semarang.

Laporan Tugas Akhir ini disetujui pada tanggal .... Maret 2011.

Semarang, Maret 2011

Menyetujui,

Pembimbing

(Dr. Ir. Ign. Slamet Riyadi, MT)

NPP : 058.1.1992.110

Mengetahui,

Dekan Fakultas Teknologi Industri

(Dr. Ir. F. Budi Setiawan, MT)

NPP : 058.1.1994.150

## **ABSTRAK**

*Beban-beban penghasil harmonisa akan mengakibatkan dampak negatif pada sistem kelistrikan. Sejauh ini implementasinya tersebar dalam berbagai sektor. Tapis daya aktif merupakan cara alternatif untuk melakukan kompensasi terhadap beban ini. Inti dari suatu tapis daya aktif merupakan suatu konverter statis dengan kapasitor sebagai pengganti catu daya. Dengan demikian kapasitor sangat menentukan operasi tapis daya aktif. Pada tugas akhir ini, dianalisis dan diamati perilaku arus dan tegangan kapasitor DC-link dari suatu tapis daya aktif shunt 1 fasa. Dari hasil uji coba di laboratorium yang di lakukan untuk mengamati arus kapasitor dapat dilakukan dengan pengamatan tegangan kapasitor.*

## KATA PENGANTAR

Puji dan syukur penulis panjatkan kepada Tuhan yang Maha Esa atas berkat, rahmat, dan bimbingan-NYA sehingga penyusunan laporan Tugas Akhir dengan judul “ *Analisa Arus Dan Tegangan Kapasitor Dc-Link Pada Tapis Daya Aktif Shunt 1 Fasa* ” dapat terselesaikan dengan baik.

Laporan Tugas Akhir ini disusun dan diajukan untuk memenuhi sebagian dari persyaratan dalam memperoleh gelar Sarjana Teknik Elektro pada Program Studi Teknik Elektro di Fakultas Teknologi Industri Universitas Katolik Soegijapranata Semarang.

Dalam pelaksanaan Tugas Akhir sampai tersusunnya laporan ini, penulis telah mendapat banyak bantuan dan dukungan baik moril maupun materil dari berbagai pihak. Oleh karena itu, penulis mengucapkan terima kasih dan penghargaan sebesar – besarnya kepada :

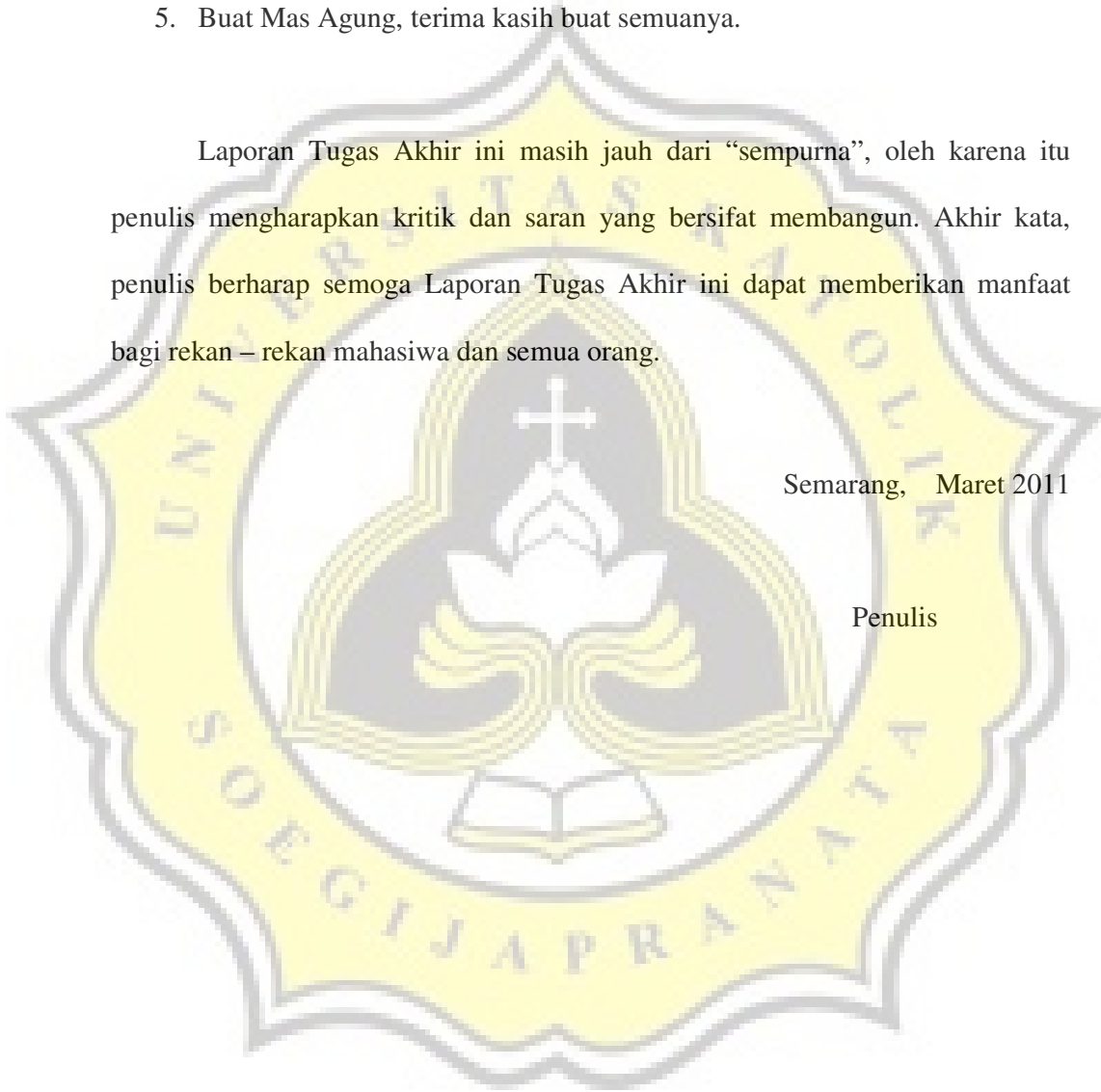
1. Bapak Dr. Ir. F. Budi Setiawan, MT, selaku Dekan Fakultas Teknologi Industri Universitas Katolik Soegijapranata Semarang,
2. Bapak Dr.Ir.Ign Slamet Riyadi, MT, selaku Dosen Pembimbing dan Koordinator mata kuliah Tugas Akhir.
3. Buat Ayahku Al. Soegiri dan Keluargaku dirumah, yang telah membesarkan penulis, memberikan kasih sayang yang tulus, serta memberikan kepercayaan yang besar, memberikan dorongan moril dan materil.

4. Teman-temanku, Mas Hendra, Mas Windy, Mas Bobby, Mas Yoko, Mas Panji, Mas Nando, Mas Robert, Mas Lilik, Mas Hendy, Mas Moko, Mbak Peppy, Mas Wisnu semua terima kasih atas dukungannya.
5. Buat Mas Agung, terima kasih buat semuanya.

Laporan Tugas Akhir ini masih jauh dari “sempurna”, oleh karena itu penulis mengharapkan kritik dan saran yang bersifat membangun. Akhir kata, penulis berharap semoga Laporan Tugas Akhir ini dapat memberikan manfaat bagi rekan – rekan mahasiswa dan semua orang.

Semarang, Maret 2011

Penulis



## DAFTAR ISI

HALAMAN JUDUL .....	i
HALAMAN PENGESAHAN .....	ii
ABSTRAK .....	iii
KATA PENGANTAR .....	iv
DAFTAR ISI .....	vi
DAFTAR GAMBAR .....	viii
<b>BAB I PENDAHULUAN .....</b>	<b>1</b>
1.1 Latar Belakang .....	1
1.2 Perumusan Masalah .....	2
1.3 Pembatasan Masalah .....	3
1.4 Tujuan dan Manfaat .....	3
1.5 Metodologi Penelitian .....	4
1.6 Sistematika Penulisan .....	5
<b>BAB II LANDASAN TEORI .....</b>	<b>6</b>
2.1 Pendahuluan .....	6
2.2 Konsep Penapisan .....	6
2.2.1 Penapisan Pasif .....	7
2.2.2 Penapisan Aktif Shunt .....	8
2.2.3 Penapisan Aktif Seri .....	13
2.3 Inverter Satu Fasa .....	16

2.4	Inverter Tiga Fasa .....	18
2.5	Komponen Pasif .....	23
2.5.1	Induktor .....	24
2.5.2	Kapasitor .....	24
2.5.3	Resistor .....	25
<b>BAB III PERILAKU ARUS DAN TEGANGAN PADA KAPASITOR</b>		
	<i>DC-LINK</i> .....	27
3.1	Pendahuluan .....	27
3.2	Aliran Daya pada Konverer .....	28
3.3	Arus dan Tegangan pada Kapasitor .....	30
<b>BAB IV HASIL PENELITIAN DAN PEMBAHASAN</b> .....		
4.1	Pendahuluan .....	36
4.2	Hasil - hasil Pengujian dan Pembahasan .....	37
<b>BAB V PENUTUP</b> .....		
5.1	Kesimpulan .....	45
5.2	Saran .....	45
<b>DAFTAR PUSTAKA</b> .....		46
<b>LAMPIRAN</b> .....		48

## DAFTAR GAMBAR

Gambar 2.1 Jenis Tapis Daya .....	7
Gambar 2.2 Tapis Daya Aktif Shunt pada Sistem 1 Fasa.....	8
Gambar 2.3 Kondisi saklar MLP Inverter Saat Arus Induktor Naik.....	10
Gambar 2.4 Kondisi Saklar MLP Inverter Saat Arus Induktor Turun .....	10
Gambar 2.5 Diagram Blok Tapis Daya Aktif Shunt pada Sistem Satu Fasa...	11
Gambar 2.6 Diagram Strategi Pengontrolan Tapis Daya Aktif.....	11
Gambar 2.7 Diagram Blok Tapis Daya Aktif Seri pada Sistem Satu Fasa.....	13
Gambar 2.8 Pemasangan Tapis Daya Aktif Seri Pada Sistem Satu Fasa .....	14
Gambar 2.9 Kondisi Saklar Saat Induktor Naik.....	15
Gambar 2.10 Kondisi Saklar Saat Induktor Turun.....	16
Gambar 2.11 Inverter Satu Fasa .....	17
Gambar 2.12 Kondisi Saklar Saat Induktor Naik.....	18
Gambar 2.13 Kondisi Saklar Saat Induktor Turun.....	19
Gambar 2.14 Konfigurasi inverter 3 fasa 3 lengan.....	20
Gambar 2.15 Konfigurasi saklar daya inverter 3 fasa 3 lengan .....	21
Gambar 2.16 Kurva Karakteristik Beban.....	27
Gambar 3.1 Konverter MLP yang Diimplementasikan pada Tapis Daya Aktif Jenis Tegangan (b) Jenis Arus.....	29
Gambar 3.2 Simulasi Aliran Daya pada Konverter (a) Tegangan Sumber (b) Arus Konverter (c) Tegangan Kapasitor pada Sisi DC Konverter .....	29



Gambar 3.3 Bidirectional Konverter dengan Sisi DC Terhubung ke Kapasitor dan Sisi AC Terhubung ke Tegangan Sistem.....	32
Gambar 3.4 Gelombang Arus Beban, Arus Sumber, dan Arus Kompensasi pada Penapisan Aktif .....	33
Gambar 3.5 Fluktuasi Arus Kompensasi Akibat Proses Pensaklaran Konverter .....	33
Gambar 3.6 Arus pada Bidirectional Konverter (a) Arus Kompensasi dan Arus Kapasitor Arus Saklar S1 dan S4 (c) Arus Saklar S2 dan S3 .....	34
Gambar 3.7 Fluktuasi Tegangan Sesaat Kapasitor Akibat Proses Pensaklaran Konverter.....	35
Gambar 4.1 Rangkaian Tapis Daya Aktif Shunt 1 Fasa .....	37
Gambar 4.2 Hasil Simulasi TDA Shunt (a) Arus Beban dan Arus Sumber, (b) Tegangan Sumber dan Tegangan Kapasitor Sisi DC Konverter, (c) Tegangan Kapasitor pada Sisi DC Konverter Berfluktuasi pada Nilai Referensinya .....	38
Gambar 4.3 Rangkaian Implementasi Tapis Daya Aktif Shunt 1 Fasa .....	38
Gambar 4.4 Kinerja Kapasitor pada Saat Penyerapan dan Pembuangan Energi .....	39
Gambar 4.5 Hasil Simulasi Tegangan Kapasitor .....	40
Gambar 4.6 Hasil Simulasi Tegangan Kapasitor Setelah Diperbesar .....	40
Gambar 4.7 Hasil Pengujian Tegangan kapasitor .....	41
Gambar 4.8 Hasil Pengujian Tegangan Referensi di Bagian Kapasitor Setelah Diperbesar .....	41
Gambar 4.9 Kapasitor pada Saat Penyerapan Energi .....	42

Gambar 4.10 Kapasitor pada Saat Pembuangan Energi .....42

