

**AKTIF POWER FILTER PARALEL SATU FASA
BERBASIS KESAMAAN DAYA NYATA SEBAGAI
KOMPENSATOR HARMONISA**

TUGAS AKHIR



Oleh :

AGNES DAMAYANTI

04.50.0033

JURUSAN TEKNIK ELEKTRO

FAKULTAS TEKNOLOGI INDUSTRI

UNIVERSITAS KATOLIK SOEGIJAPRANATA

SEMARANG

2008

PENGESAHAN

Laporan Tugas Akhir dengan judul : ***“Aktif Power Filter Satu Fasa Berbasis Kesamaan Daya Nyata Sebagai Kompensator Harmonisa”*** diajukan untuk memenuhi sebagian dari persyaratan dalam memperoleh gelar sarjana Teknik Elektro pada program studi Teknik Elektro di Fakultas Teknologi Industri Universitas Katolik Soegijapranata Semarang.

Laporan Tugas Akhir ini disetujui pada tanggal November 2008.

Semarang, November 2008



Dekan Fakultas Teknologi Industri

(Leonardus Heru P, ST, MT)
NPP : 058.1.2000.234

KATA PENGANTAR

Puji dan syukur penulis panjatkan kepada Tuhan yang Maha Esa atas berkat, rahmat, dan bimbingan-NYA sehingga penyusunan laporan Tugas Akhir dengan judul ***“Aktif Power Filter Satu Fasa Berbasis Kesamaan Daya Nyata Sebagai Kompensator Harmonisa”*** dapat terselesaikan dengan baik.

Laporan Tugas Akhir ini disusun dan diajukan untuk memenuhi sebagian dari persyaratan dalam memperoleh gelar Sarjana Teknik Elektro pada Program Studi Teknik Elektro di Fakultas Teknologi Industri Universitas Katolik Soegijapranata Semarang.

Dalam pelaksanaan Tugas Akhir sampai tersusunnya laporan ini, penulis telah mendapat banyak bantuan dan dukungan baik moril maupun materiil dari berbagai pihak. Oleh karena itu, penulis mengucapkan terima kasih dan penghargaan sebesar – besarnya kepada :

1. Bapak Leonardus Heru P., ST, MT, selaku Dekan Fakultas Teknologi Industri Universitas Katolik Soegijapranata Semarang, sekaligus Dosen Pembimbing II mata kuliah Tugas Akhir.
2. Bapak Dr.Ir.Ign Slamet Riyadi, MT, selaku Dosen Pembimbing I mata kuliah Tugas Akhir.
3. Ibu T. Brenda ST, MT, selaku Koordinator mata kuliah Tugas Akhir.
4. Mama, papa, dan adikku terima kasih atas semua bantuan moril maupun materiil dan doanya sehingga saya mampu menyelesaikan studi.
5. My Friends : Wiwin, Hendra, Panji, Buyung, Lilik, Cecep Thanx dah nemenin aku waktu seminar di Surabaya.
6. Buat Mas AgoenK, terima kasih buat semuanya.

Laporan Tugas Akhir ini masih jauh dari “sempurna”, oleh karena itu penulis mengharapkan kritik dan saran yang bersifat membangun. Akhir kata, penulis berharap semoga Laporan Tugas Akhir ini dapat memberikan manfaat bagi rekan – rekan mahasiswa dan semua orang.

Semarang, November 2008

Penulis

DAFTAR ISI

BAB I PENDAHULUAN	1
1.1.Latar Belakang.....	1
1.2.Perumusan Masalah.....	4
1.3.Pembatasan Masalah.....	5
1.4.Tujuan dan Manfaat.....	5
1.5.Metode Penelitian.....	7
1.6.Sistematika Penulisan.....	8
BAB II LANDASAN TEORI	9
2.1.Pendahuluan.....	9
2.2.Kajian Pustaka.....	11
2.2.1.Induktor.....	11
2.2.2.Kapasitor.....	13
2.2.3.Resistor.....	15
2.3.Konsep Penapisan.....	16
2.4.Aliran Daya.....	17
BAB III PERANCANGAN ALAT FILTER DAYA AKTIF PARALEL SATU FASA	19
3.1.Strategi Pengontrolan Filter Daya Aktif.....	19
3.2.Perancangan Rangkaian Kontrol Filter Daya Aktif Paralel.....	23
3.3.Arus Kompensasi Referensi.....	25
3.4.Kontroller Hysteresis.....	26
3.5.Rangkaian Driver.....	27
3.6.Rangkaian Pendeteksi Arus dan Tegangan.....	28
BAB IV HASIL DAN PEMBAHASAN	30
4.1.Analisa Sistem Tapis Daya Aktif.....	30
4.2.Analisa dan Hasil Simulasi.....	32
4.3.Hasil-hasil Pengujian.....	38
BAB V PENUTUP	42
5.1.Kesimpulan.....	42

5.2.Saran.....	43
DAFTAR PUSTAKA.....	44
LAMPIRAN.....	46



DAFTAR GAMBAR

Gambar 1 Bagan Alir.....	7
Gambar 2.1 TDA (a) Jenis Shunt ; (b) Jenis Seri.....	9
Gambar 2.2 Konventor MLP yang diimplementasikan pada TDA (a) Jenis Tegangan (b) Jenis arus.....	10
Gambar 2.3 Bentuk-bentuk sinyal keluasan pada TDA Shunt.....	11
Gambar 2.4 Kinerja Arus pada induktor TDA Shunt.....	12
Gambar 2.5 Kinerja kapasitor pada implementasi TDA Shunt.....	13
Gambar 2.6 Kinerja kapasitor pada implementasi TDA Shunt pada saat pengisian dan pengosongan tegangan.....	14
Gambar 2.7 Kinerja kapasitor pada saat pengisian, pengosongan tegangan dan bentuk tegangan pada kapasitor.....	14
Gambar 2.8 Kurva karakteristik $v - i$ untuk Resistor.....	16
Gambar 2.9 Kondisi saklar PWM inverter saat arus induktor naik.....	18
Gambar 2.10 Kondisi saklar PWM inverter saat arus induktor turun.....	18
Gambar 3.1 FDA paralel pada sistem 1 fasa.....	20
Gambar 3.2 Diagram blok TDA paralel pada sistem satu fasa.....	21
Gambar 3.3 Diagram strategi pengontrolan APF.....	22
Gambar 3.4 Kontroller proporsional integral.....	24
Gambar 3.5 Rangkaian pembentuk arus referensi kompensasi	26
Gambar 3.6 Rangkaian kontroller hysteresis.....	27
Gambar 3.7 Rangkaian driver dengan deadtime.....	28
Gambar 3.8 Rangkaian pendeteksi arus dengan sensor arus LEM HX 03-50P.	29
Gambar 3.9 Rangkaian pendeteksi tegangan dengan sensor LV – 25P.....	29
Gambar 4.1 Rangkaian permodelan sistem tanpa filter.....	33
Gambar 4.2 Arus masukan pada beban non Linier.....	34
Gambar 4.3 Spektrum harmonisa arus pada penyearah dioda.....	35
Gambar 4.4 Tegangan dan arus masukan beban non linier dengan APF.....	35
Gambar 4.5 Spektrum arus pada sistem APF.....	36
Gambar 4.6 Arus aktual dan sinyal sensor tegangan sumber.....	37

Gambar 4.7 Arus referensi dan arus kompensasi harmonisa.....	38
Gambar 4.8 Rangkaian implementasi APF.....	39
Gambar 4.9 Arus sumber sesudah dipasangan APF dan tanpa APF.....	39
Gambar 4.10 Arus referensi dan arus kompensasi harmonisa.....	40
Gambar 4.11 Tegangan masukan dan arus sumber setelah pemasangan APF....	41



