

**TAPIS DAYA AKTIF SHUNT 3 FASA 3 KAWAT
BERBASIS PERKALIAN DAYA NYATA SUMBER**

TUGAS AKHIR

OLEH :

DARSONO

03.50.0032

PROGRAM STUDI TEKNIK ELEKTRO

FAKULTAS TEKNOLOGI INDUSTRI

UNIVERSITAS KATOLIK SOEGIJAPRANATA

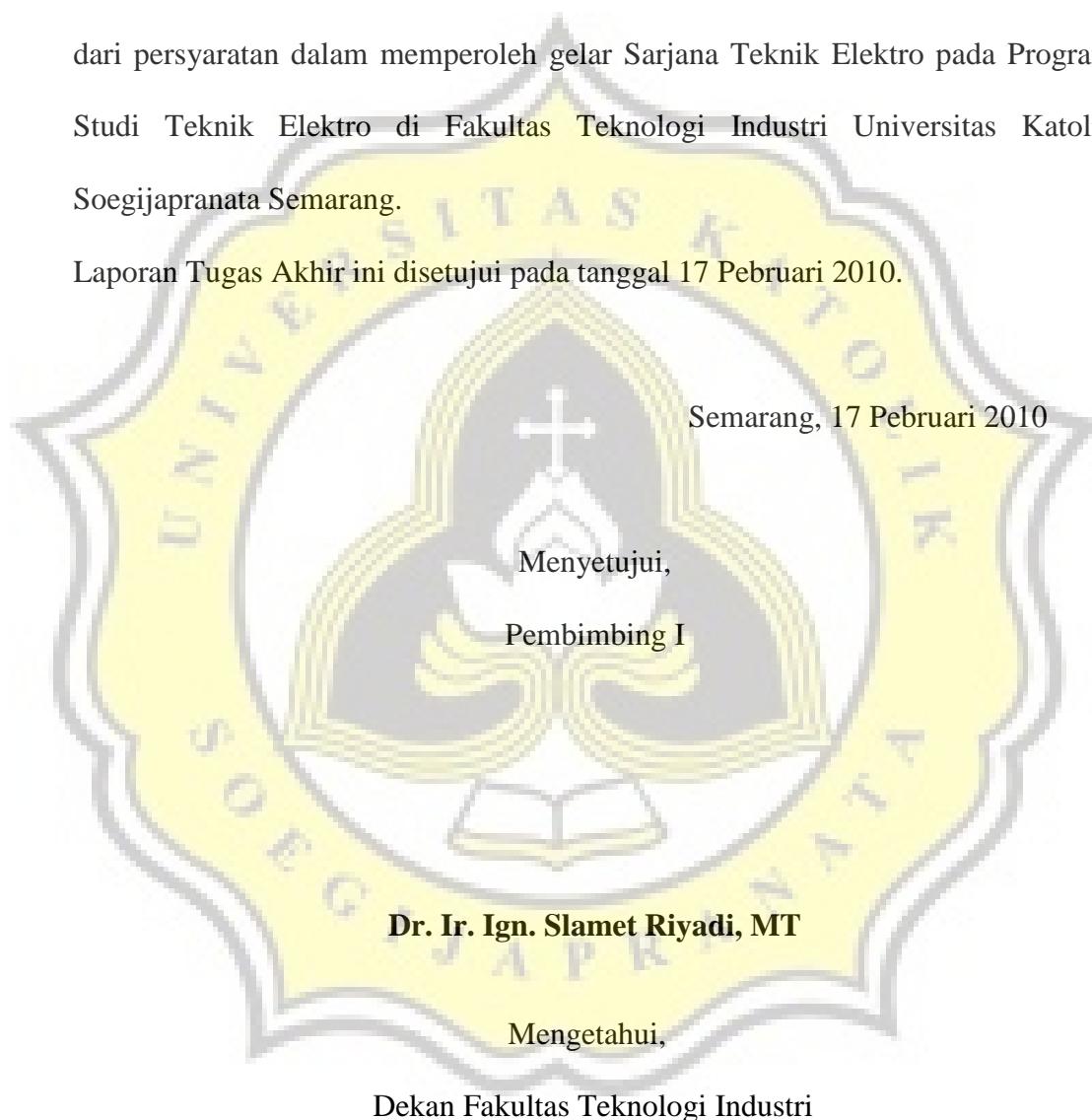
SEMARANG

2010

PENGESAHAN

Laporan Tugas Akhir dengan judul : “**Tapis Daya Aktif Shunt 3 Fasa 3 Kawat Berbasis Perkalian Daya Nyata Sumber**” diajukan untuk memenuhi sebagian dari persyaratan dalam memperoleh gelar Sarjana Teknik Elektro pada Program Studi Teknik Elektro di Fakultas Teknologi Industri Universitas Katolik Soegijapranata Semarang.

Laporan Tugas Akhir ini disetujui pada tanggal 17 Pebruari 2010.



Leonardus Heru P, ST. MT

ABSTRAK

Banyaknya penggunaan beban tak linier dalam konsumsi energi listrik akan mengakibatkan meningkatnya kandungan harmonisa pada sistem tenaga listrik. Kandungan harmonisa yang tinggi pada sistem tenaga listrik menjadi masalah yang serius karena dapat menurunkan kualitas daya listrik dan berdampak negatif terhadap peralatan yang terpasang. Sebagai usaha untuk memperbaiki kualitas daya listrik banyak dikembangkan tapis daya aktif yang diimplementasikan dengan konverter Modulasi Lebar Pulsa (MLP) untuk mengurangi kandungan harmonisa pada sistem tenaga listrik. Karakteristik pada Tapis Daya Aktif ditentukan oleh konsep pengendalian yang digunakan yang pada umumnya memerlukan deteksi arus dan tegangan. Pada makalah ini akan diuraikan pembahasan dari Tapis Daya Aktif Shunt 3 Fasa 3 Kawat Berbasis Perkalian Daya Nyata Sumber.

KATA PENGANTAR

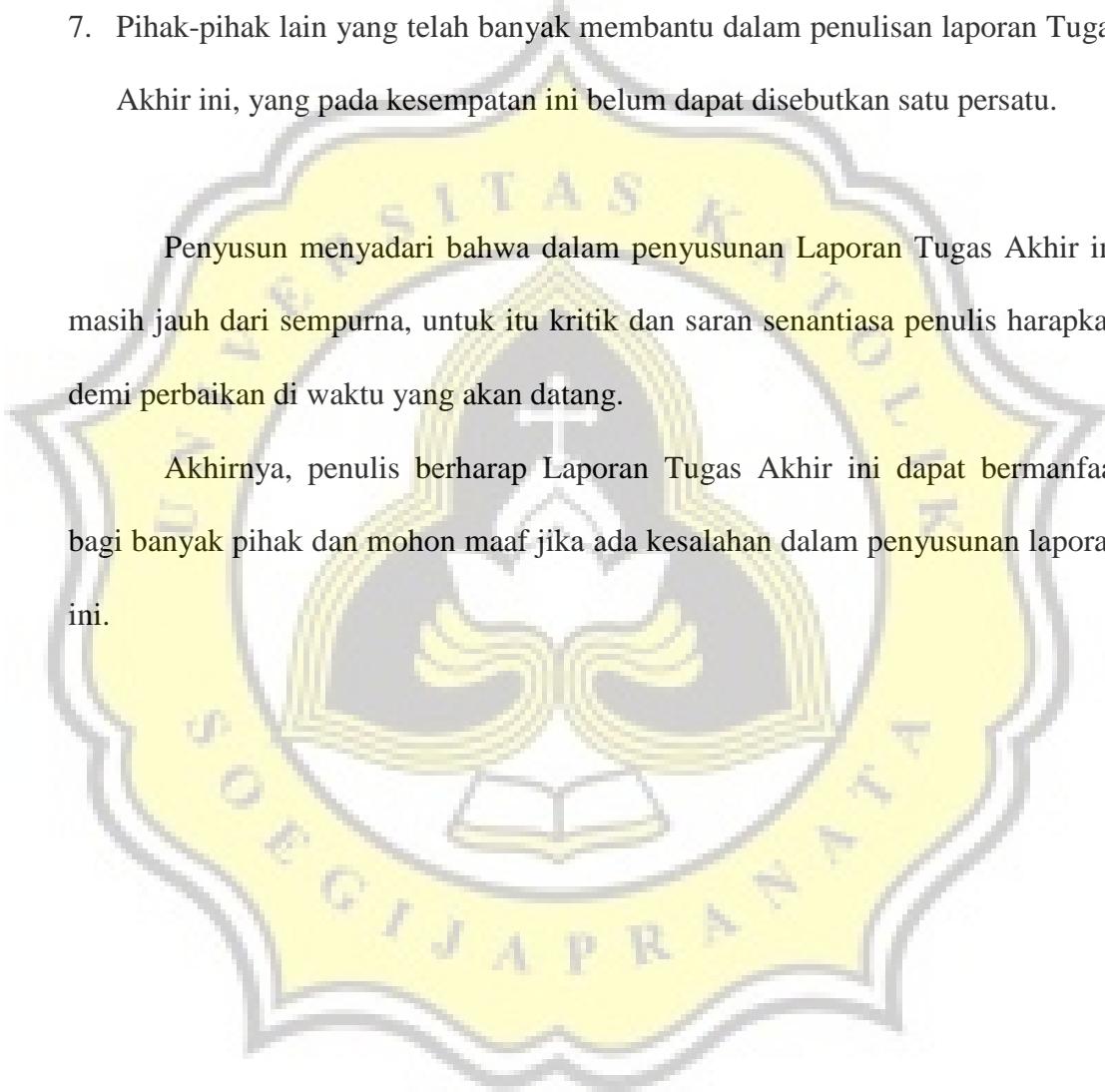
Puji syukur kepada Tuhan Yang Maha Esa atas kasih dan anugrah-Nya yang teramat besar, sehingga laporan Tugas Akhir ini dapat terselesaikan dengan baik tanpa ada suatu halangan yang berarti. Laporan ini disusun berdasarkan hasil pembuatan Tugas Akhir dengan judul :

”Tapis Daya Aktif Shunt 3 Fasa 3 Kawat Berbasis Perkalian Daya Nyata Sumber”

Penyusunan Laporan Tugas Akhir ini tak lepas dari bantuan, dan bimbingan dari berbagai pihak. Untuk itu, tak lupa penulis ingin menyampaikan ucapan terimakasih kepada :

1. Papah dan Mamah tercinta yang selalu setia memberikan dukungan hingga Tugas Akhir ini dapat terselesaikan dengan baik.
2. Dosen pembimbing Dr. Ir. Slamet Riyadi yang telah banyak memberikan bimbingan dalam penulisan laporan Tugas Akhir ini hingga dapat terselesaikan dengan baik.
3. Kokoh ku tercinta, yang telah memberikan dukungan yang begitu besar dalam penyelesaian Tugas Akhir ini.
4. Ik Giok, Ik ASien, Ik AHun, dan Ik ALian yang selalu memberi dukungan dalam penyelesaian Tugas Akhir ini.
5. Mas Agung, yang telah memberikan banyak bantuan dan dukungan dalam penyelesaian Tugas Akhir ini. Thank You Very Much.....

6. Teman-teman elektroku : Tommy, Jempol, Yoko (John Zeng), Nicko, Bozz Eddy, Audy, Nugroho, Eka Ana, Wiwin, Don, Abri, Baskoro, Yudhi, Bram, Manto, Superman, Totok, Itok, yo pokok e semuanya aja dah, thank you very much buat doa dan dukungannya.
7. Pihak-pihak lain yang telah banyak membantu dalam penulisan laporan Tugas Akhir ini, yang pada kesempatan ini belum dapat disebutkan satu persatu.



Penyusun menyadari bahwa dalam penyusunan Laporan Tugas Akhir ini masih jauh dari sempurna, untuk itu kritik dan saran senantiasa penulis harapkan demi perbaikan di waktu yang akan datang.

Akhirnya, penulis berharap Laporan Tugas Akhir ini dapat bermanfaat bagi banyak pihak dan mohon maaf jika ada kesalahan dalam penyusunan laporan ini.

DAFTAR ISI

HALAMAN JUDUL	i
HALAMAN PENGESAHAN	ii
ABSTRAK	iii
KATA PENGANTAR	iv
DAFTAR ISI	vi
DAFTAR GAMBAR	viii
BAB I. PENDAHULUAN	1
1.1. Latar Belakang Masalah	1
1.2. Perumusan Masalah	4
1.3. Pembatasan Masalah	4
1.4. Tujuan dan Manfaat	4
1.5. Sistematika Penulisan	5
BAB II. LANDASAN TEORI	6
2.1. Harmonisa	6
2.2. Tapis Daya Pasif	9
2.3. Tapis Daya Aktif	10
2.4. Topologi Inverter (Konverter DC ke AC).....	11

BAB III. KONSEP KENDALI BERBASIS PADA PERKALIAN DAYA	
NYATA SUMBER	15
3.1. Pendahuluan	15
3.2. Konsep Kendali	15
3.2.1 Teori Daya.....	17
3.4. Analisa Konsep	22
BAB IV. PERANCANGAN ALAT	27
4.1. Pendahuluan	27
4.2. Perancangan Hardware	27
BAB V. HASIL SIMULASI DAN PENGUJIAN ALAT	49
5.1. Pendahuluan	49
5.2. Hasil Simulasi dan Pengujian Alat	49
BAB VI. PENUTUP	
6.1. Kesimpulan	54
6.2. Saran	55
DAFTAR PUSTAKA	56

DAFTAR GAMBAR

Gambar 2.1. Bentuk Gelombang Yang Terdistorsi Harmonisa	7
Gambar 2.2. Tapis Daya Pasif	9
Gambar 2.3. Tapis Daya Aktif	11
Gambar 2.4. Gambar Sistem Umum Inverter Mode Saklar	12
Gambar 2.5. Konfigurasi Inverter 3 Fasa 3 Lengan	13
Gambar 2.6. Konfigurasi Saklar Daya Inverter 3 Fasa 3 Lengan	14
Gambar 3.1. Diagram Blok Tapis Daya Aktif 3 Fasa 3 Kawat Berbasis Perkalian Daya Nyata Sumber	16
Gambar 3.2. Tapis Daya Aktif 3 Fasa 3 Kawat	18
Gambar 3.3. Rangkaian Perkalian Daya Nyata.....	21
Gambar 3.4. Rangkaian Penyearah 3 Fasa Dengan Beban RL	23
Gambar 3.5. FFT Arus Beban Tak Linier	23
Gambar 3.6. FFT Arus Kompensasi	25
Gambar 3.7. FFT Arus Sumber Dengan Tapis Daya Aktif	25
Gambar 4.1. Tapis daya Aktif paralel 3 fasa	28
Gambar 4.2. Konverter MLP dioperasikan sebagai sumber arus terkendali untuk menginjeksikan arus kompensasi pada sistem 3 fasa 3 kawat ..	29
Gambar 4.3. Rangkaian Pendekripsi Arus	30
Gambar 4.4. Rangkaian Pendekripsi Tegangan.....	31
Gambar 4.5. Rangkaian PLL	32

Gambar 4.6. Rangkaian DAC	33
Gambar 4.7. Diagram blok kontroler proporsional	35
Gambar 4.8. Kurva sinyal kesalahan $e(t)$ terhadap t dan kurva $u(t)$ terhadap t pada pembangkit kesalahan nol	37
Gambar 4.9. Blok Diagram hubungan antara besaran kesalahan dengan kontroler integral	37
Gambar 4.10. Kontroler Proporsional Integral	39
Gambar 4.11. Grafik Histerisis	41
Gambar 4.12. Rangkaian Histerisis.....	42
Gambar 4.13. Rangkaian driver dengan deadtime	44
Gambar 4.14. Multiplier AD663	45
Gambar 4.15. Sistem Minimum Multiplier MC1495	46
Gambar 4.16. Rangkaian Penjumlah	47
Gambar 4.17. Rangkaian Dasar Penapis Lолос Rendah.....	48
Gambar 5.1. Tegangan masukan sinusoidal 3 fasa	49
Gambar 5.2. Gambar arus beban 3 fasa	50
Gambar 5.3. Gambar gelombang daya nyata sesaat	50
Gambar 5.4. Gambar gelombang daya rata-rata (P_{dc}).....	51
Gambar 5.5. Gambar gelombang arus sinusoidal referensi (I_{ss})	51
Gambar 5.6. Gambar arus kompensasi (I_c).....	52
Gambar 5.7. Gambar arus kompensasi harmonisa.....	53
Gambar 5.8. Gambar arus sumber dengan tapis daya aktif	53