

## **BAB V**

### **PENUTUP**

#### **5.1 Kesimpulan**

Berdasarkan hasil penelitian yang dilakukan, maka dapat ditarik kesimpulan berikui ini :

- a. Kecepatan *SRM* dapat diatur menggunakan kendali *PWM* karena dipengaruhi oleh perubahan *duty cycle* yang diatur dengan mengubah nilai sinyal modulasi dari sinyal awal *carrier* oleh kontrol *FPGA Cyclone IV*.
- b. Hasil pengujian menunjukkan bahwa dengan menggunakan *converter asymmetric* dan sensor posisi *rotary encoder* yang dikendalikan dengan pengaturan sinyal modulasi oleh *FPGA* keluaran sinyal pensaklaran, arus dan hasil kecepatan mengalami perubahan data dari dengan *duty cycle* 100% sampai dengan *duty cycle* 66%.

#### **5.2 Saran**

Kendali kecepatan pada *SRM* dapat dikembangkan lagi dengan sistem kendali *close loop*, pembebanan, *regeneratif braking* dan lain-lain untuk menghasilkan unjuk kerja yang lebih baik. Teknik ini memiliki kekurangan dalam pengendalian *PWM* nya, sehingga penulis memberikan saran dengan menambakan ADC tipe 0820 untuk proses kendali *duty cycle* supaya lebih mudah dan efisien.