

BAB IV

HASIL PENGUJIAN DAN ANALISA

4.1 Pendahuluan

Bab ini memperlihatkan hasil berupa data – data dan gambar yang diperoleh selama melaksanakan tugas akhir beserta analisisnya. Hasil dari tugas akhir ini divalidasi oleh simulasi pada *power simulation* (PSIM) secara rangkaian terbuka (*open loop*) dan rangkaian tertutup (*closed loop*). Hasil simulasi diverifikasi dengan implementasi alat di laboratorium teknik elektro Unika Soegijapranata. Pengujian alat di laboratorium dilakukan dengan dua tahap. Tahap pertama, dilakukan pengujian alat secara rangkaian terbuka (*open loop*). Tahap kedua, dilakukan pengujian alat secara rangkaian tertutup (*closed loop*). Kedua tahap tersebut sebagai verifikasi untuk membuktikan *inverter* satu fasa lima tingkat tipe asimetris dapat diaplikasikan sebagai catu daya mandiri karena tegangan keluarannya dapat terkendali. Namun, catu daya mandiri yang baik memiliki kriteria yaitu harus memenuhi standar THD (*Total Harmonic Distortion*) tegangan yaitu maksimal 5% sesuai IEEE 519. Untuk itu dilakukan pengujian dan analisa tahap akhir yang membahas nilai THD yang dihasilkan oleh *inverter* satu fasa lima tingkat tipe asimetris sebagai syarat pengaplikasian untuk catu daya mandiri.

4.2 Hasil Simulasi

Pengendalian tegangan pada *inverter* lima tingkat satu fasa telah disimulasikan dengan menggunakan perangkat lunak *Power Simulation (PSIM)*. Tujuan dalam melakukan simulasi adalah memvalidasi metode penelitian yang telah dirancang dalam pelaksanaan tugas akhir ini. Simulasi memberikan gambaran tentang alat yang hendak di kontruksi di laboratorium. Dengan melakukan simulasi akan memvalidasi metode yang telah dirancang dapat diimplementasikan dengan alat di laboratorium atau tidak. Hasil dari simulasi akan digunakan sebagai acuan dalam merancang alat yang akan diimplementasikan di laboratorium. Parameter simulasi yang diterapkan mengacu pada ketersediaan komponen pendukung di laboratorium dan ditunjukkan pada Tabel 4.1.

Tabel-4.1 Parameter Simulasi

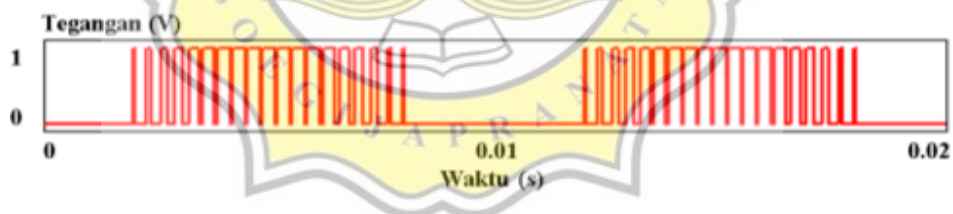
Parameter	Nilai
Sumber DC (E)	35 V
Filter Induktansi	2 mH
Beban	60 Ω
Frekuensi Sinyal Pembawa	5 KHz

4.2.1 Simulasi *open loop*

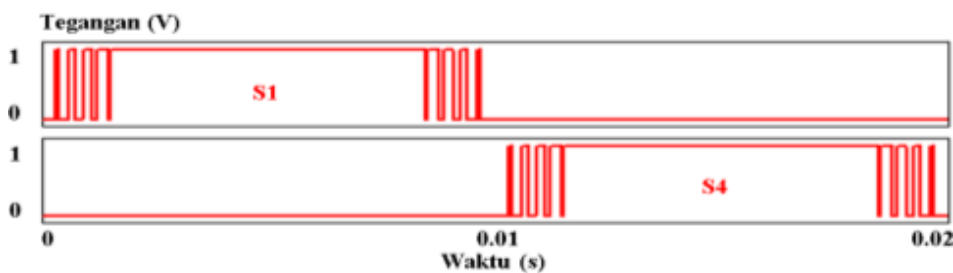
Tahap pertama dalam memvalidasi metode yang akan diimplementasikan di laboratorium adalah melakukan simulasi secara rangkaian terbuka (*open loop*). Simulasi *open loop* dilakukan terlebih dahulu sebagai validasi bahwa *inverter* satu

fasa lima tingkat tipe asimetris dapat bekerja dengan baik. Hal itu akan dibuktikan dengan melihat tegangan keluaran yang dihasilkan telah membentuk lima tingkatan tegangan atau tidak. Pembuktian tersebut dilakukan dengan cara melakukan *probe* tegangan secara paralel pada keluaran *inverter* satu fasa lima tingkat tipe asimetris sebelum difilter menggunakan tapis induktor. Jika hasil *probe* tegangan menampilkan lima tingkatan tegangan, maka metode tersebut dapat bekerja dengan baik.

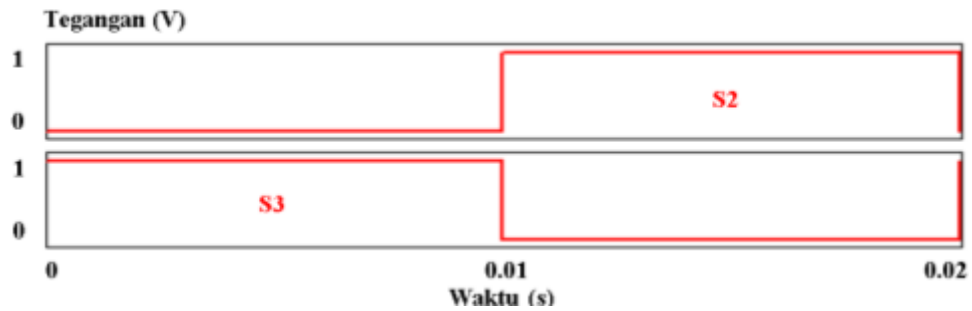
Dengan melakukan modulasi dua buah sinyal referensi *sinusoidal* yaitu *ref1* dan *ref2* dengan dua buah sinyal pembawa segitiga yaitu *car1* dan *car2* diperoleh sinyal SPWM. Hasil SPWM untuk S5 ditunjukkan pada Gambar-4.1. Hasil SPWM untuk S1 dan S4 ditunjukkan pada Gambar-4.2. Hasil SPWM untuk S2 dan S3 ditunjukkan pada Gambar-4.3.



Gambar-4.1 Hasil SPWM *Open Loop* Pada S5

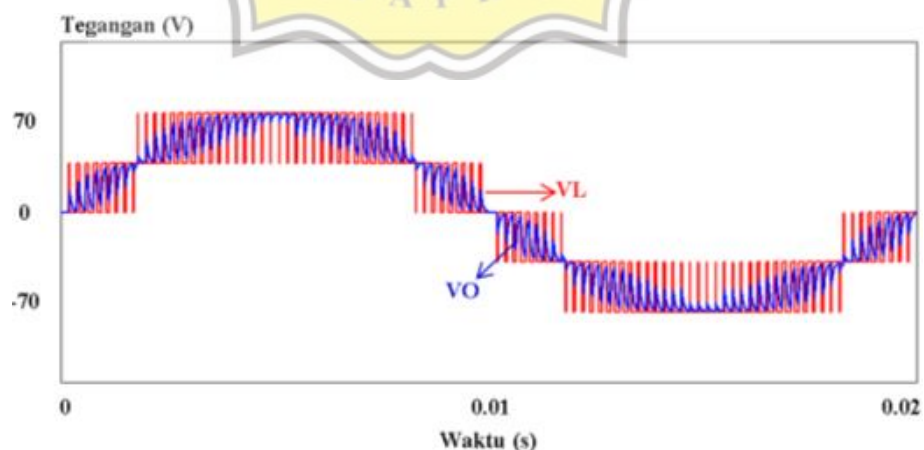


Gambar-4.2 Hasil SPWM *Open Loop* Pada S1 dan S4



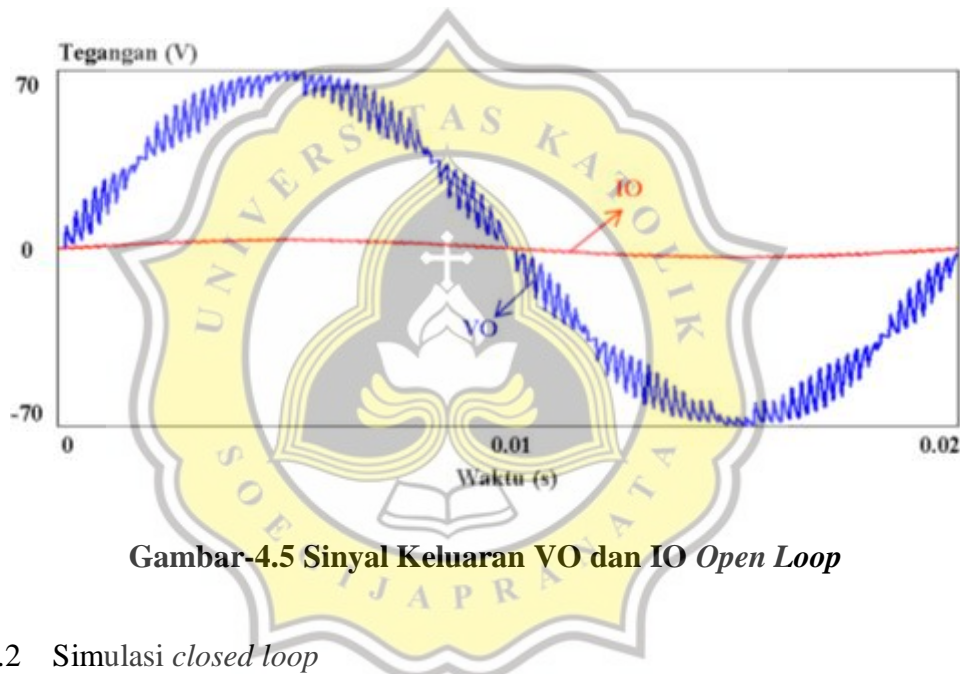
Gambar-4.3 Hasil SPWM *Open Loop* Pada S1 dan S4

Dengan melakukan modulasi lebar pulsa SPWM antara sinyal referensi dengan sinyal pembawa akan membentuk lima tingkatan tegangan. Lima tingkatan tegangan dapat dilihat dengan cara melakukan *probe* tegangan secara paralel pada sisi sebelum filter yang diinisialisasikan dengan VL. Filter yang digunakan berupa tapis induktor sebesar 2mH. Untuk melihat hasil keluaran *inverter* satu fasa lima tingkat satu fasa dengan cara melakukan *probe* tegangan secara paralel pada sisi beban yang diinisialisasikan VO. Hasil simulasi rangkaian terbuka (*open loop*) untuk VL dan VO ditunjukkan pada Gambar-4.4.



Gambar-4.4 Sinyal Keluaran VL dan VO *Open Loop*

Simulasi rangkaian terbuka juga menampilkan arus yang dihasilkan oleh *inverter* lima tingkat satu fasa tipe asimetris. Arus keluaran *inverter* lima tingkat satu fasa tipe asimetris dapat dilihat dengan memasang pengukur arus secara seri diantara *output inverter* dengan tapis induktor. Arus keluaran *inverter* lima tingkat satu fasa tipe asimetris diinisialisasikan dengan IO. Hasil simulasi rangkaian terbuka (*open loop*) untuk VO dan IO ditunjukkan pada Gambar-4.5.



Gambar-4.5 Sinyal Keluaran VO dan IO Open Loop

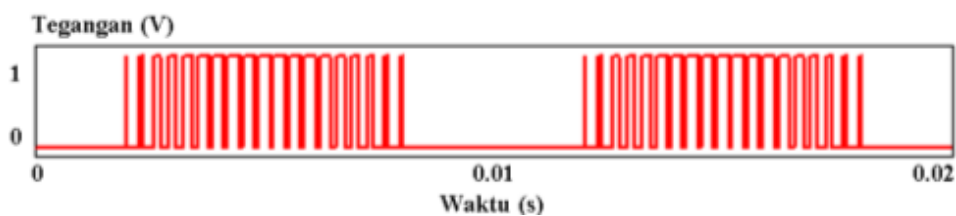
4.2.2 Simulasi *closed loop*

Langkah selanjutnya adalah melakukan simulasi rangkaian tertutup (*closed loop*) pada *inverter* satu fasa lima tingkat tipe asimetris setelah simulasi *open loop* berhasil. Simulasi *closed loop* menggunakan metode pengendalian tegangan keluaran pada *inverter* satu fasa lima tingkat tipe asimetris. Pengendalian tegangan keluaran dengan cara membaca tegangan keluaran menggunakan sensor tegangan. Pembacaan sensor tegangan dibandingkan dengan sinyal referensi akan menghasilkan sinyal *error*. Sinyal *error* dipaksa mendekati

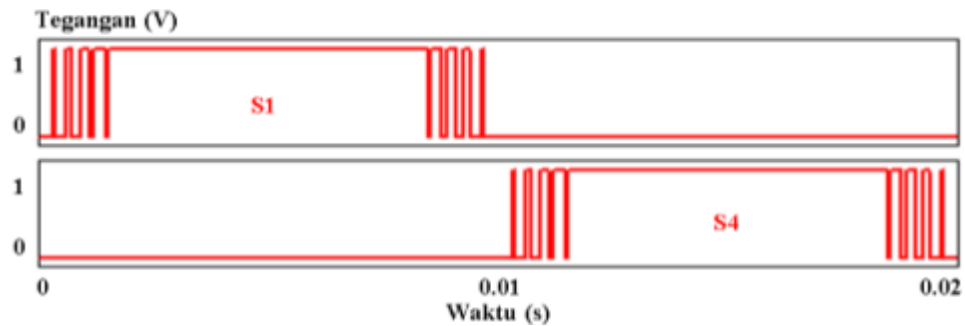
nol dengan cara dikontrol menghasilkan sinyal PI. Sinyal PI menjadi referensi untuk menghasilkan SPWM untuk setiap saklar daya.

Modulasi lebar pulsa SPWM pada rangkaian tertutup (*closed loop*) sedikit berbeda dengan *open loop*. Perbedaannya terdapat pada sinyal referensi yang digunakan yaitu sinyal PI. Namun, SPWM pada *inverter* satu fasa lima tingkat tetap membutuhkan dua buah sinyal referensi. Sinyal referensi pertama adalah sinyal PI yang diinisialisasikan PI. Sinyal referensi yang kedua diperoleh dengan cara menggeser fasa PI sebesar 180° . Sinyal referensi yang kedua diinisialisasikan dengan MIN. Modulasi lebar pulsa SPWM pada *closed loop* juga membutuhkan dua buah sinyal pembawa seperti *open loop*. Sinyal pembawa tersebut sama seperti *open loop* yang diinisialisasikan car1 dan car2.

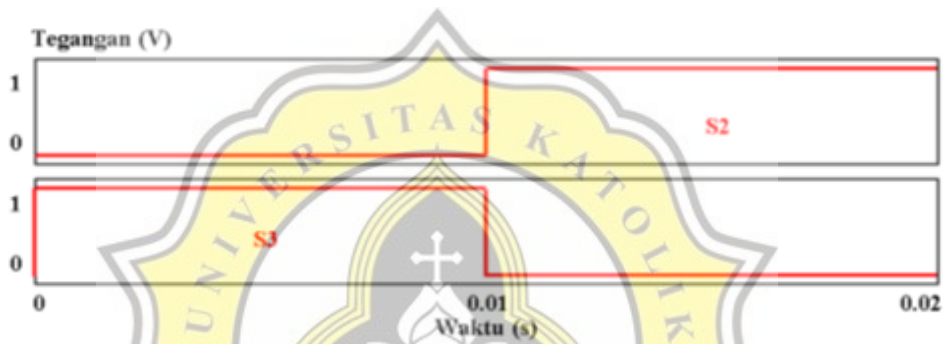
Dengan melakukan modulasi dua buah sinyal referensi yaitu PI dan MIN dengan dua buah sinyal pembawa segitiga yaitu car1 dan car2 diperoleh sinyal SPWM. Hasil SPWM *closed loop* untuk S5 ditunjukkan pada Gambar-4.6. Hasil SPWM *closed loop* untuk S1 dan S4 ditunjukkan pada Gambar-4.7. Hasil SPWM *closed loop* untuk S2 dan S3 ditunjukkan pada Gambar-4.8.



Gambar-4.6 Hasil SPWM *Closed Loop* Pada S5

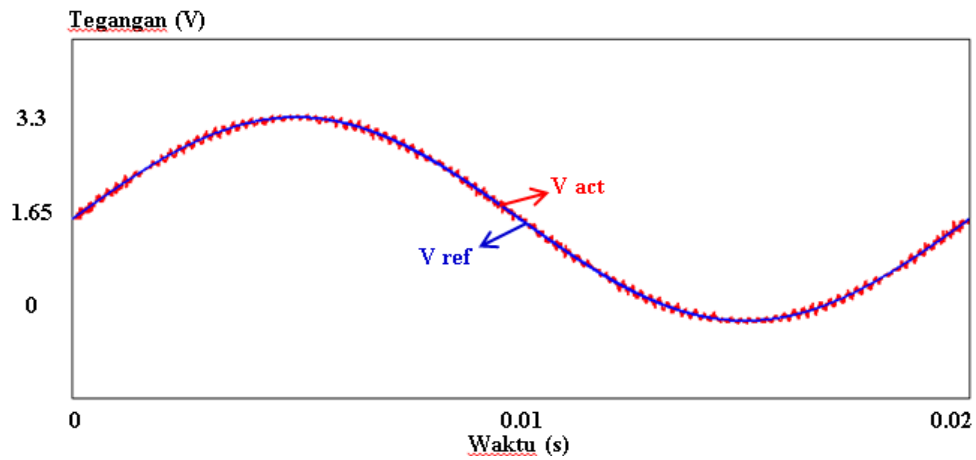


Gambar-4.7 Hasil SPWM *Closed Loop* Pada S1 dan S4



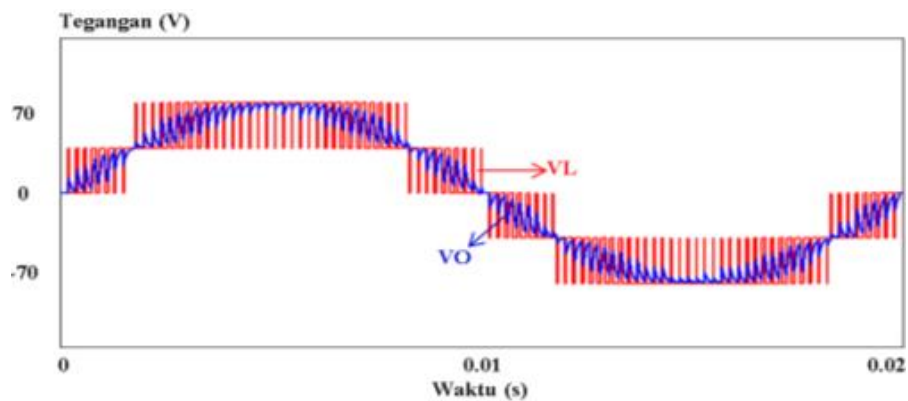
Gambar-4.8 Hasil SPWM *Closed Loop* Pada S2 dan S3

Parameter keberhasilan dari pengendalian tegangan keluaran pada *inverter* satu fasa lima tingkat tipe asimetris dilihat pada sinyal aktual yang dihasilkan. Sinyal aktual sebagai masukan mikrokontroler diinisialisasikan sebagai V_{act} . Untuk sinyal referensi yang masuk ke mikrokontroler diinisialisasikan sebagai V_{ref} . Gambar-4.9 menunjukkan hasil simulasi *closed loop* V_{act} dan V_{ref} . Berdasarkan hasil simulasi Gambar-4.9 membuktikan bahwa *inverter* lima tingkat satu fasa tipe asimetris telah terkendali tegangan keluarannya. Oleh sebab itu *inverter* lima tingkat satu fasa tipe asimetris dapat digunakan untuk catu daya mandiri sebagai sumber tegangan yang stabil.



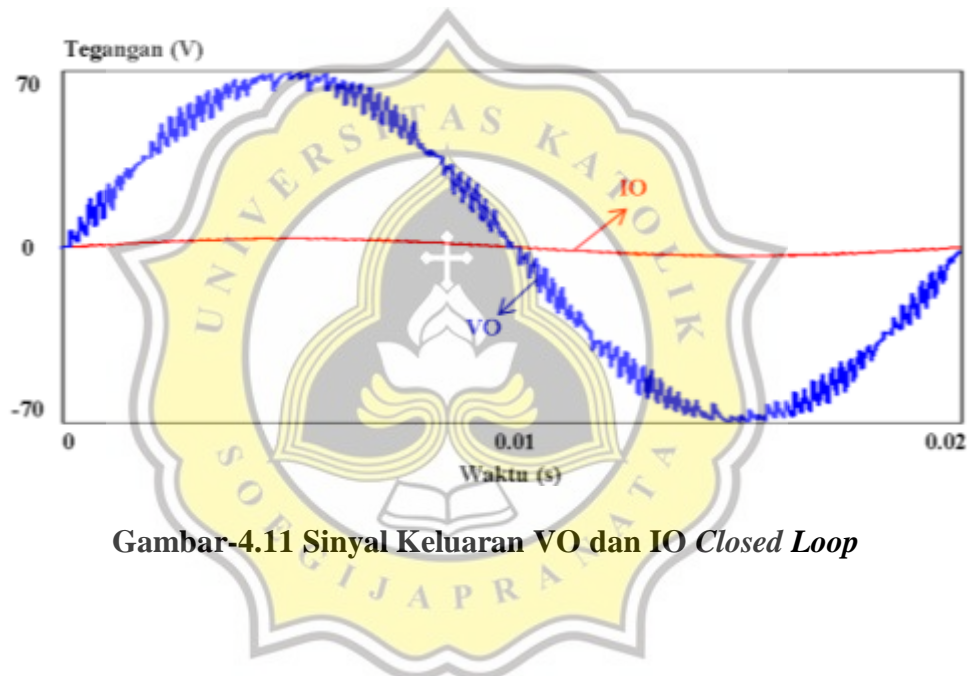
Gambar-4.9 Hasil Sinyal Aktual (V_{act}) dan Sinyal Referensi (V_{ref})

Simulasi *closed loop* telah berhasil dilakukan dengan menampilkan lima tingkatan tegangan. Lima tingkatan tegangan ditampilkan dengan cara melakukan *probe* secara paralel sebelum filter yang diinisialisasikan VL. Sedangkan hasil tegangan keluaran setelah difilter yang diinisialisasikan VO. Sinyal VO diperoleh dari melakukan *probe* tegangan secara paralel pada beban yang terpasang pada *inverter* lima tingkat satu fasa tipe asimetris. Hasil simulasi rangkaian tertutup (*closed loop*) untuk VL dan VO ditunjukkan pada Gambar-4.10.



Gambar-4.10 Sinyal Keluaran VL dan VO *Closed Loop*

Simulasi rangkaian tertutup juga menampilkan arus yang dihasilkan oleh *inverter* lima tingkat satu fasa tipe asimetris. Arus keluaran *inverter* lima tingkat satu fasa tipe asimetris dapat dilihat dengan memasang pengukur arus secara seri diantara *output inverter* dengan tapis induktor. Arus keluaran *inverter* lima tingkat satu fasa tipe asimetris diinisialisasikan dengan IO. Hasil simulasi rangkaian tertutup (*closed loop*) untuk VO dan IO ditunjukkan pada Gambar-4.11.



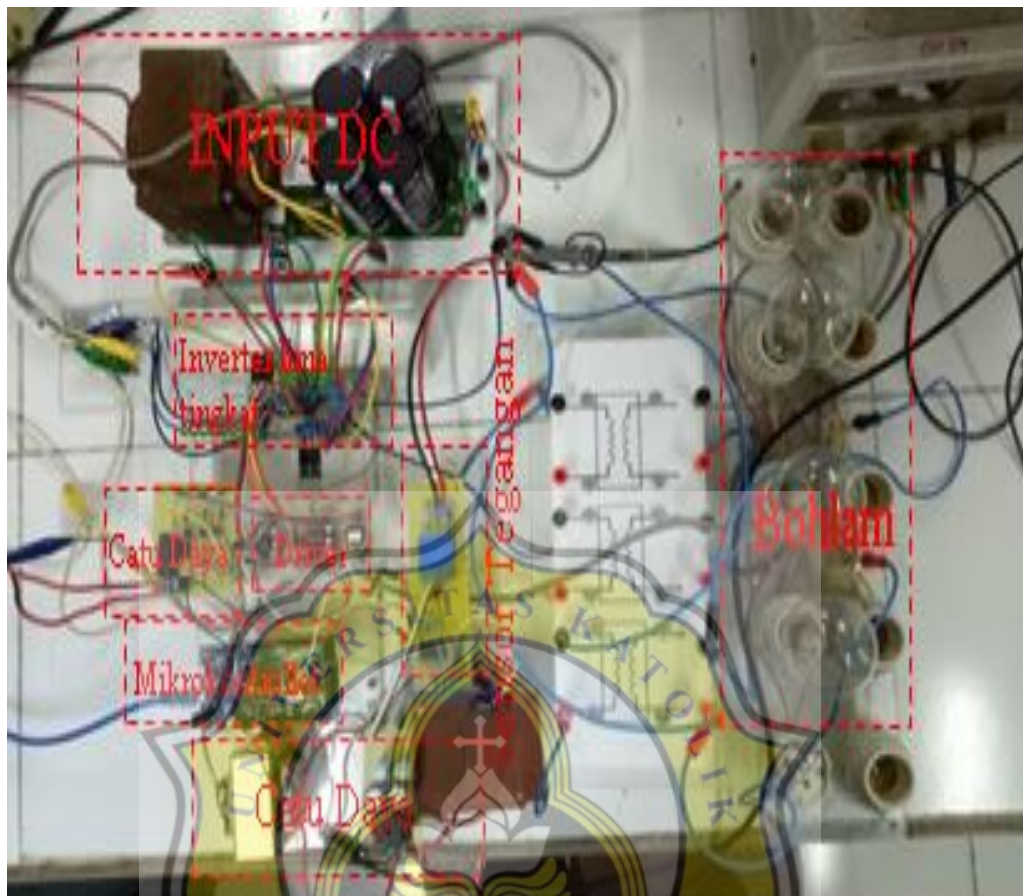
Gambar-4.11 Sinyal Keluaran VO dan IO *Closed Loop*

4.3 Hasil Pengujian Alat

Pengujian alat tugas akhir ini dilaksanakan di Laboratorium Teknik Elektro Unika Soegijapranata. Pengujian alat bertujuan untuk memverifikasi hasil simulasi yang telah dilaksanakan. Pengujian alat dilaksanakan dua tahap. Tahap pertama, alat dijalankan secara *open loop* terlebih dahulu untuk menguji alat yang telah dirancang dapat beroperasi dengan baik. Tahap kedua dengan menerapkan sistem *closed loop* pada *inverter* satu fasa lima tingkat tipe asimetris. Hal itu sebagai pembuktian bahwa *inverter* satu fasa lima tingkat tipe asimetris dapat diaplikasikan menjadi catu daya mandiri dengan cara mengendalikan tegangan keluarannya. Foto alat yang diimplementasikan di laboratorium teknik elektro Unika Soegijapranata ditunjukkan pada Gambar-4.12. Parameter yang digunakan dalam pengujian *Inverter* satu fasa lima tingkat tipe asimetris ditunjukkan pada Tabel-4.2.

Tabel-4.2 Parameter Pengujian Alat

Parameter	Nilai
Sumber DC (E)	35 V
Filter Induktansi	2 mH
Beban Bohlam	100 watt
Frekuensi Sinyal Pembawa	5 KHz



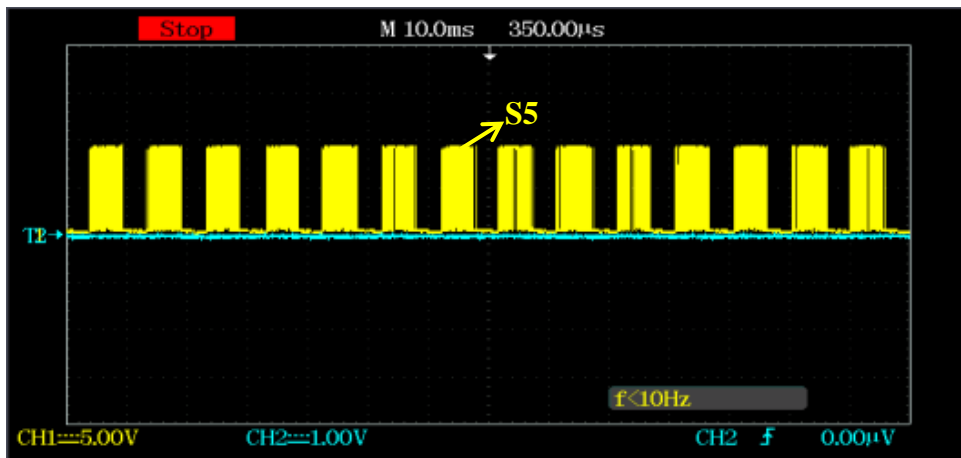
Gambar-4.12 Implementasi Alat Di Laboratorium

4.3.1 Hasil Pengujian Alat secara *open loop*

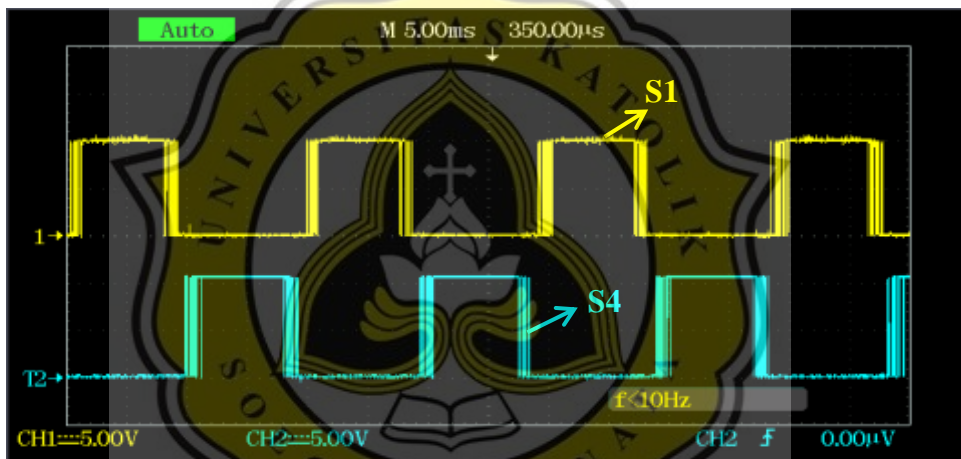
Inverter satu fasa lima tingkat tipe asimetris setelah dirancang dilakukan pengujian di laboratorium sebagai pembuktian bahwa alat telah dirancang dengan benar. Untuk menguji *inverter* satu fasa lima tingkat tipe asimetris telah dirancang dengan benar, alat dijalankan secara *open loop* terlebih dahulu. Parameter keberhasilan pengujian alat secara *open loop* adalah dengan tertampalnya lima tingkatan tegangan pada osiloskop. Lima tingkatan tegangan tersebut dapat dilihat pada osiloskop dengan menggunakan *probe* osiloskop untuk mengukur tegangan keluaran sebelum filter tapis induktor yang dirangkai secara paralel.

Dengan melakukan modulasi lebar pulsa SPWM seperti yang dilakukan pada simulasi diperoleh sinyal SPWM untuk setiap saklar daya. Modulasi sinyal SPWM dilakukan di mikrokontroler. Sinyal SPWM dari mikrokontroler masuk ke masukan *driver* MOSFET melalui kabel *jumper*. *Driver* MOSFET mengeluarkan sinyal SPWM yang telah dikuatkan menuju ke *gate* MOSFET. Hasil SPWM pada *gate* MOSFET ditampilkan di osiloskop dengan cara melakukan *probe* pada kaki *gate* MOSFET. Dengan menggunakan osiloskop dua *channel* dapat membandingkan pensaklaran SPWM pada kedua MOSFET sekaligus. Perbandingan tersebut bertujuan untuk memastikan MOSFET tidak ada yang menyala secara bersamaan. Hal itu untuk menghindari terjadinya hubungan pendek atau yang dikenal dengan sebutan *short*. Jika terjadi *short* akibat adanya MOSFET yang menyala bersamaan akan menyebabkan MOSFET menjadi panas dan terbakar. Saklar daya yang dibandingkan adalah S1 sebagai *high* 1 dengan S4 *low* 1 dan S2 sebagai *high* 2 dengan S3 sebagai *low* 2.

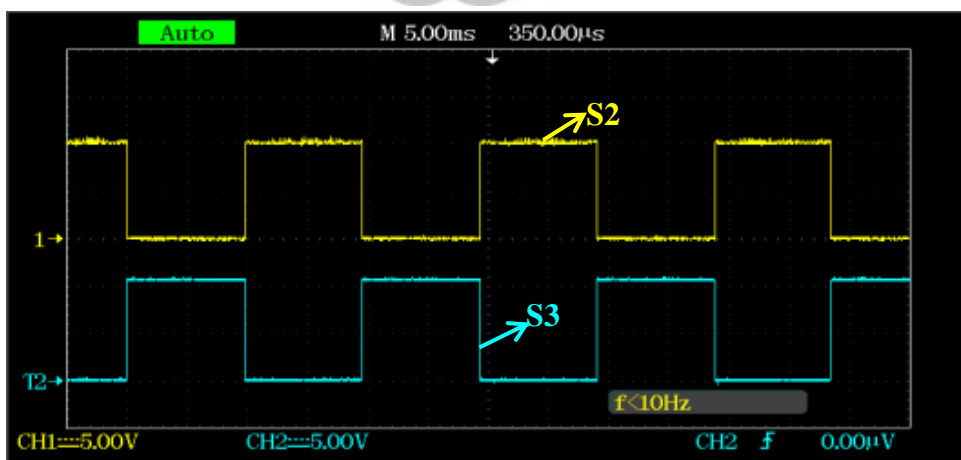
Hasil pengukuran *open loop* menggunakan osiloskop untuk S5 ditunjukkan pada Gambar-4.13, telah memverifikasi hasil simulasi pada Gambar-4.1. Hasil pengukuran *open loop* menggunakan osiloskop untuk S1 dan S4 ditunjukkan pada Gambar-4.14, telah memverifikasi hasil simulasi pada Gambar-4.2. Hasil pengukuran *open loop* menggunakan osiloskop untuk S2 dan S3 ditunjukkan pada Gambar-4.15, telah memverifikasi hasil simulasi Gambar-4.3.



Gambar-4.13 Data osiloskop secara *open loop* untuk S5

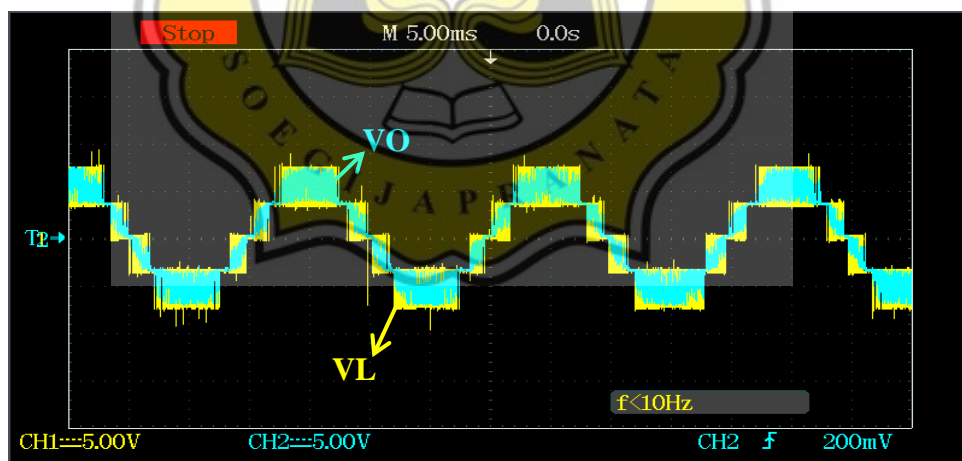


Gambar-4.14 Data osiloskop *open loop* untuk S1 dan S4



Gambar-4.15 Data osiloskop secara *open loop* untuk S2 dan S3

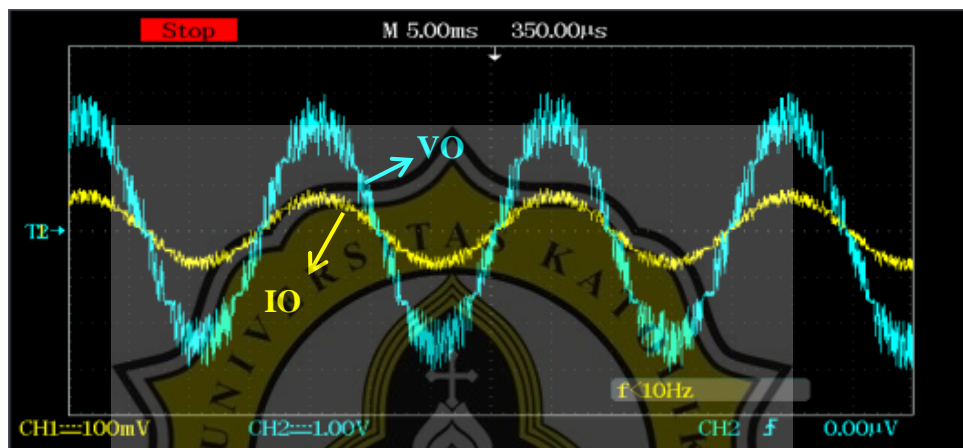
Berdasarkan pembuktian implementasi alat di laboratorium secara *open loop* pada *inverter* satu fasa lima tingkat telah berhasil. Hal itu dilihat dari lima tingkatan tegangan telah tertampil di osiloskop. Lima tingkatan tegangan ditampilkan dengan cara melakukan *probe* pada sisi *input* tapis induktor yang terhubung pada *output inverter*. Hasil pengukuran tersebut diinisialisasikan sebagai VL. Sedangkan hasil tegangan keluaran setelah difilter diinisialisasikan sebagai VO. Sinyal VO diperoleh dari menggunakan *probe* osiloskop yang kedua pada beban yang terpasang pada *inverter* lima tingkat satu fasa tipe asimetris. Lalu *ground* pada *probe* osiloskop dipasang pada *ground inverter*. Hasil pengukuran menggunakan osiloskop secara *open loop* untuk VL dan VO ditunjukkan pada Gambar-4.16. Gambar-4.16 telah memverifikasi hasil simulasi secara *open loop* untuk VL dan VO pada Gambar-4.4.



Gambar-4.16 Data osiloskop secara *open loop* untuk VL dan VO

Pengujian alat pada rangkaian terbuka juga menampilkan arus yang dihasilkan oleh *inverter* lima tingkat satu fasa tipe asimetris. Arus keluaran *inverter* diukur dengan menggunakan *probe* pengukur arus, dengan cara melakukan *clamp* pada kabel yang menghubungkan *output inverter* dengan tapis

induktor. Arus keluaran *inverter* lima tingkat satu fasa tipe asimetris diinisialisasikan dengan IO. Hasil pengukuran menggunakan osiloskop secara *open loop* untuk VO dan IO ditunjukkan pada Gambar-4.17. Hasil pengukuran pada Gambar-4.19 telah memverifikasi hasil simulasi rangkaian terbuka (*open loop*) untuk VO dan IO pada Gambar-4.5.



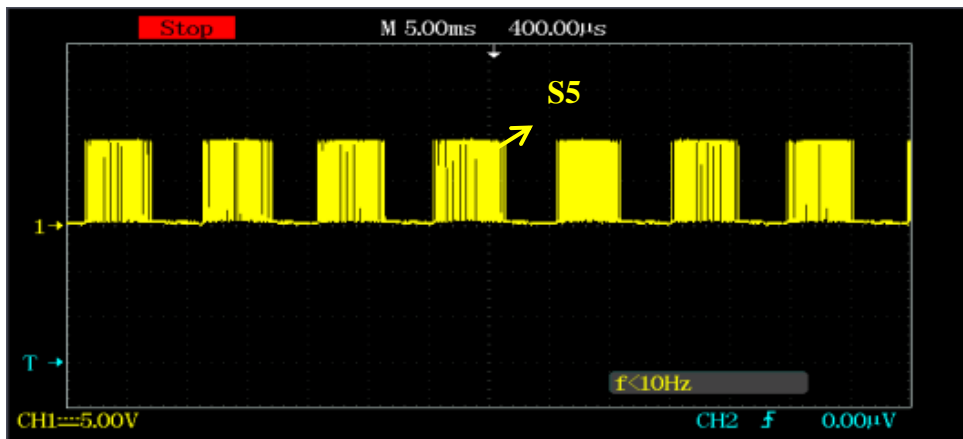
Gambar-4.17 Data osiloskop secara *open loop* untuk VO dan IO

4.3.2 Hasil Pengujian Alat secara *closed loop*

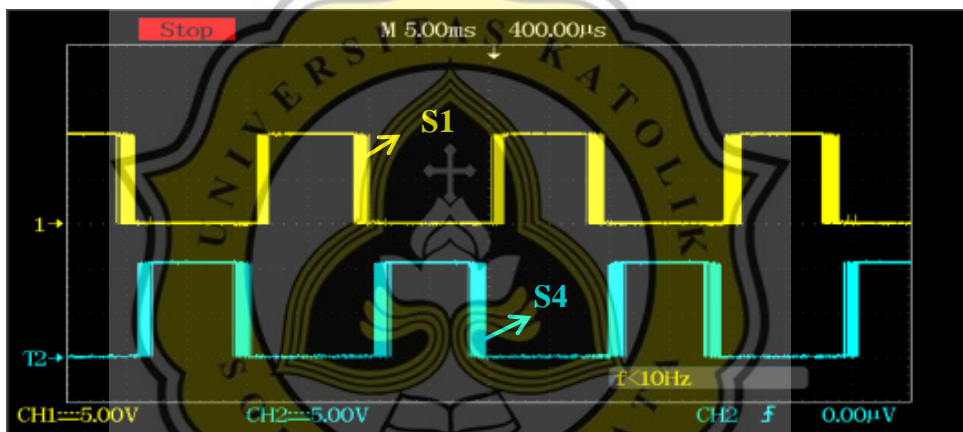
Inverter satu fasa lima tingkat tipe asimetris telah berhasil saat diuji dengan rangkaian terbuka (*open loop*). Hal itu membuktikan bahwa alat yang telah dirancang di laboratorium telah berfungsi dengan baik. Tahap selanjutnya dengan melakukan pengujian *Inverter* satu fasa lima tingkat tipe asimetris secara rangkaian tertutup (*closed loop*). Pengujian tersebut mengacu dari hasil simulasi *closed loop* pada *Inverter* satu fasa lima tingkat tipe asimetris. Pengujian tersebut dilakukan bertujuan untuk membuktikan alat ini dapat diaplikasikan sebagai catu daya mandiri yang teregulasi tegangan keluarannya.

Tahapan untuk mendapatkan sinyal SPWM agak berbeda dengan pengujian *open loop*. Dengan menggunakan rangkaian sensor tegangan LV25P didapatkan tegangan aktual sebagai masukan mikrokontroler. Sinyal referensi didapatkan dari generator sinyal AFG yang telah diatur pada bagian *gain* dan *offset* sesuai karakteristik tegangan masukan mikrokontroler Arduino Due. Mikrokontroler Arduino Due menghasilkan sinyal SPWM setelah melakukan modulasi lebar pulsa. Sinyal SPWM dari mikrokontroler menuju ke *driver* MOSFET melalui kabel *jumper*. *Driver* MOSFET mengeluarkan sinyal SPWM yang telah dikuatkan menuju ke *gate* MOSFET. Hasil SPWM pada *gate* MOSFET ditampilkan di osiloskop dengan cara melakukan *probe* pada kaki *gate* MOSFET, Sama dengan pengujian pada *open loop*, dengan menggunakan osiloskop dua *channel* dapat membandingkan pensaklaran SPWM pada kedua MOSFET sekaligus. Saklar daya yang dibandingkan adalah S1 sebagai *high* 1 dengan S4 *low* 1 dan S2 sebagai *high* 2 dengan S3 sebagai *low* 2.

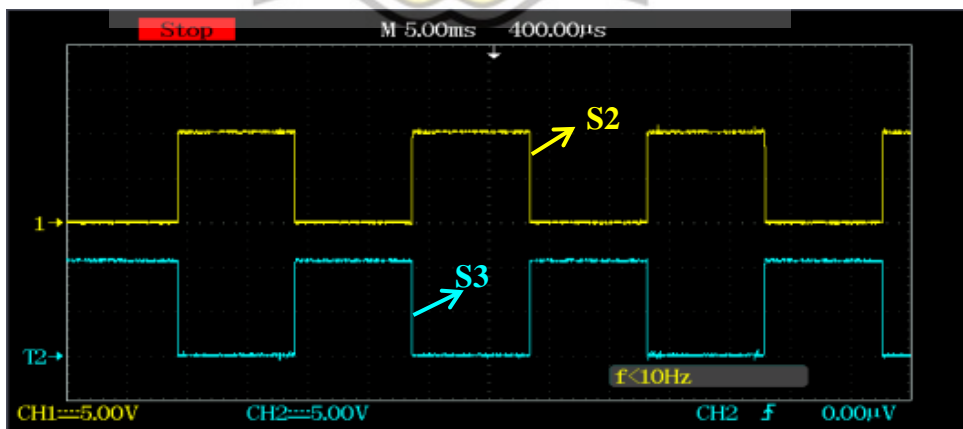
Hasil pengukuran *closed loop* menggunakan osiloskop untuk S5 ditunjukkan pada Gambar-4.18, telah memverifikasi hasil simulasi pada Gambar-4.6. Hasil pengukuran *open loop* menggunakan osiloskop untuk S1 dan S4 ditunjukkan pada Gambar-4.19, telah memverifikasi hasil simulasi pada Gambar-4.7. Hasil pengukuran *open loop* menggunakan osiloskop untuk S2 dan S3 ditunjukkan pada Gambar-4.20, telah memverifikasi hasil simulasi Gambar-4.8.



Gambar-4.18 Data osiloskop secara *closed loop* menggunakan untuk S5

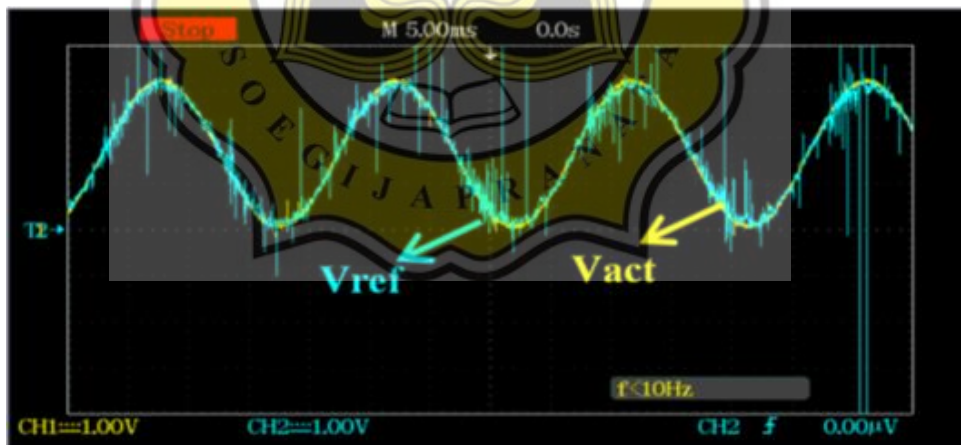


Gambar-4.19 Data osiloskop secara *closed loop* untuk S1 dan S4



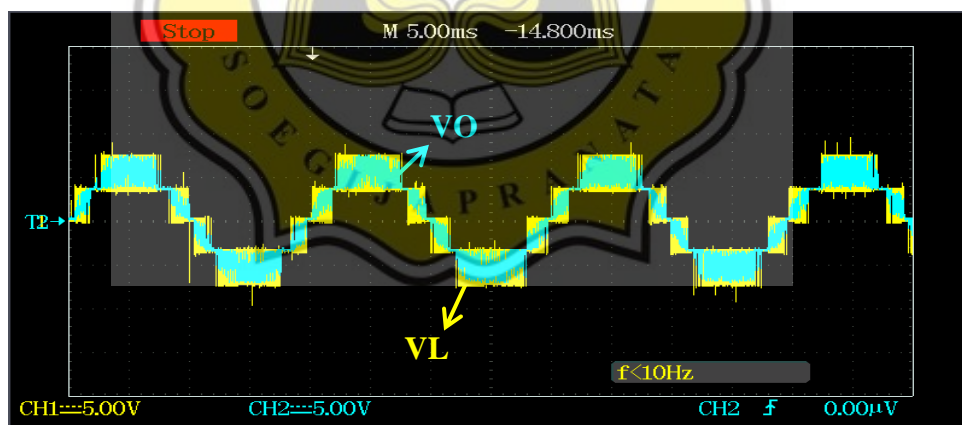
Gambar-4.20 Data osiloskop secara *closed loop* untuk S2 dan S3

Berdasarkan pembuktian implementasi alat di laboratorium, tegangan aktual (V_{act}) *inverter* lima tingkat satu fasa telah berhasil terkendali sesuai keinginan (V_{ref}) dan ditunjukkan pada Gambar-4.21. Pengukuran V_{act} diperoleh dengan melakukan *probe* hasil pembacaan sensor tegangan yang telah diolah *gain* dan *offset*-nya menggunakan rangkaian *op-amp* yang masuk ke mikrokontroler. Sedangkan untuk V_{ref} diperoleh dengan melakukan *probe* pada *output* AFG yang telah diolah *gain* dan *offset*-nya kemudian dimasukan ke mikrokontroler. Gambar-4.21 memverifikasi hasil simulasi pada Gambar-4.9. Berdasarkan hasil pengukuran pada Gambar-4.21 membuktikan bahwa *inverter* lima tingkat satu fasa tipe asimetris telah terkendali tegangan keluarannya. Oleh sebab itu *inverter* lima tingkat satu fasa tipe asimetris dapat digunakan untuk catu daya mandiri sebagai sumber tegangan yang stabil.



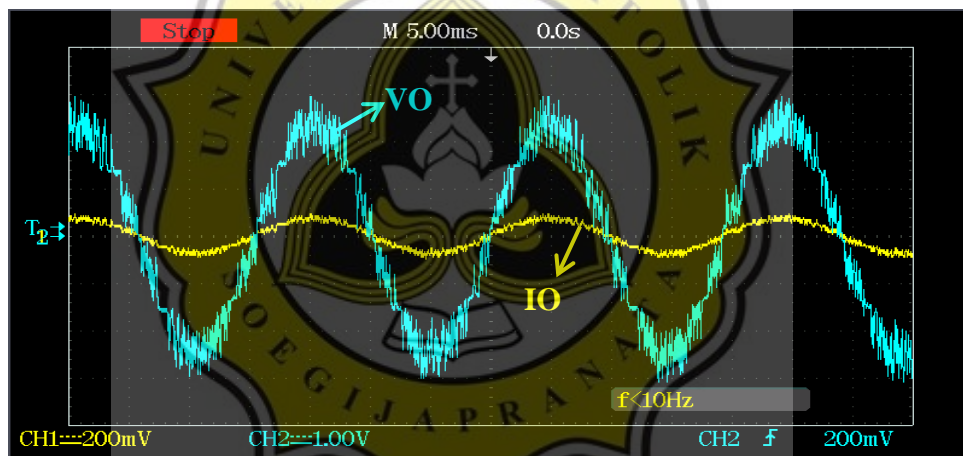
Gambar-4.21 Hasil pengukuran V_{ref} dan V_{act} menggunakan osiloskop

Berdasarkan pembuktian implementasi alat di laboratorium secara *closed loop* pada *inverter* satu fasa lima tingkat telah berhasil. Hal itu dilihat dari lima tingkatan tegangan telah tertampil di osiloskop. Lima tingkatan tegangan ditampilkan dengan cara melakukan *probe* pada sisi *input* tapis induktor yang terhubung pada *output inverter*. Hasil pengukuran tersebut diinisialisasikan sebagai VL. Sedangkan hasil tegangan keluaran setelah difilter diinisialisasikan sebagai VO. Sinyal VO diperoleh dari menggunakan *probe* osiloskop yang kedua pada beban yang terpasang pada *inverter* lima tingkat satu fasa tipe asimetris. Lalu *ground* pada *probe* osiloskop dipasang pada *ground inverter*. Hasil pengukuran menggunakan osiloskop secara *closed loop* untuk VL dan VO ditunjukkan pada Gambar-4.22. Gambar-4.22 telah memverifikasi hasil simulasi secara *closed loop* untuk VL dan VO pada Gambar-4.10.



Gambar-4.22 Data osiloskop secara *closed loop* untuk VL dan VO

Pengujian alat pada rangkaian tertutup juga menampilkan arus yang dihasilkan oleh *inverter* lima tingkat satu fasa tipe asimetris. Arus keluaran *inverter* diukur dengan menggunakan *probe* pengukur arus, dengan cara melakukan *clamp* pada kabel yang menghubungkan *output inverter* dengan tapis induktor. Arus keluaran *inverter* lima tingkat satu fasa tipe asimetris diinisialisasikan dengan IO. Hasil pengukuran menggunakan osiloskop secara *open loop* untuk VO dan IO ditunjukkan pada Gambar-4.23. Hasil pengukuran pada Gambar-4.23 telah memverifikasi hasil simulasi rangkaian tertutup (*closed loop*) untuk VO dan IO pada Gambar-4.11.



Gambar-4.23 Data osiloskop secara *closed loop* untuk VO dan IO

4.4 Analisa Harmonisa

Pengujian alat secara *open loop* dan *closed loop* telah dilaksanakan dan berhasil sesuai harapan. *Inverter* satu fasa lima tingkat tipe asimetris dapat diekndalikan tegangan keluarannya sesuai dengan keinginan. Hal itu membuktikan bahwa *Inverter* satu fasa lima tingkat tipe asimetris dapat diaplikasikan sebagai catu daya mandiri. Namun, catu daya mandiri yang baik harus memenuhi standar THD tegangan dari IEEE 519. THD-V yang dihasilkan catu daya mandiri untuk tegangan tidak boleh melebihi 5%. Hal itu akan membuat peralatan listrik yang menggunakan sumber tegangan dari catu daya tersebut akan mengalami penurunan fungsi dan akan cepat rusak seiring berjalannya waktu. Analisa harmonisa terbagi menjadi dua bagian. Bagian pertama yaitu analisa harmonisa pada simulasi. Bagian kedua yaitu analisa pada alat yang telah diimplementasikan di laboratorium.

4.4.1 Analisa harmonisa pada simulasi

Harmonisa yang dianalisa pada simulasi adalah harmonisa yang dihasilkan dari simulasi rangkaian tertutup (*closed loop*) *inverter* satu fasa lima tingkat tipe asimetris. Tingkatan THD-V dianalisis pada beban dengan membandingkan frekuensi keluaran dengan fundamentalnya 50 Hz [25]. Berdasarkan hasil simulasi dalam perangkat lunak PSIM oleh *Power Simulation* nilai dari THD tegangan ditunjukkan pada Gambar-4.24.

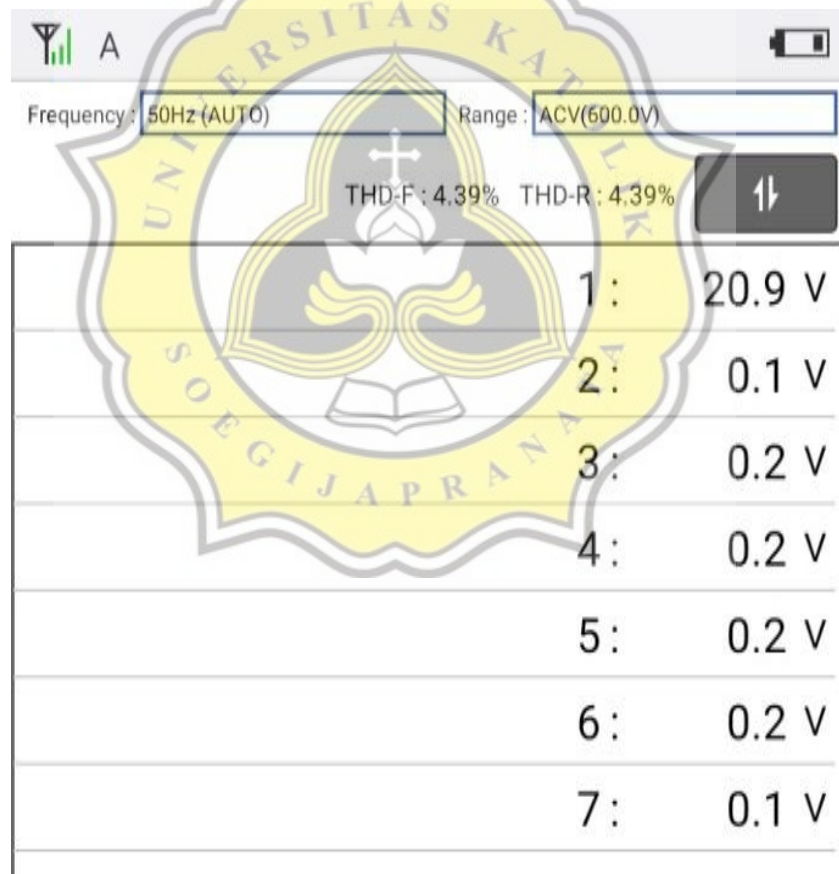
THD	
Fundamental Frequency	5.0000000e+001 HZ
VL	2.7259897e-001
VR	3.7948130e-002

Gambar-4.24 Analisa Harmonisa Pada Simulasi

Nilai THD-V diatas diperoleh dengan pembacaan tegangan keluaran pada beban (VR). Modulasi lebar pulsa telah menghasilkan sinyal SPWM yang memiliki frekuensi pensaklaran 5 KHz dan filter induktor 2 mH dapat meredam tingkat THD tegangan menjadi 3,79% (VR).

4.4.2 Analisa harmonisa pada alat

Berdasarkan pengujian alat di laboratorium, pengendalian tegangan keluaran *inverter* lima tingkat ini berjalan dengan baik. Hal itu dibuktikan dengan bentuk tegangan keluaran (aktual) dari *inverter* lima tingkat mengikuti bentuk tegangan yang diinginkan (referensi). Hasil pengukuran THD tegangan menunjukkan angka sebesar 4.39% dan ditunjukkan pada Gambar-4.25. Nilai THD tegangan tersebut memenuhi standar catu daya mandiri dari IEEE 519 dengan batas harmonisa tegangan sebesar 5%.



Gambar-4.25 Hasil Pengukuran THD tegangan Pada Alat