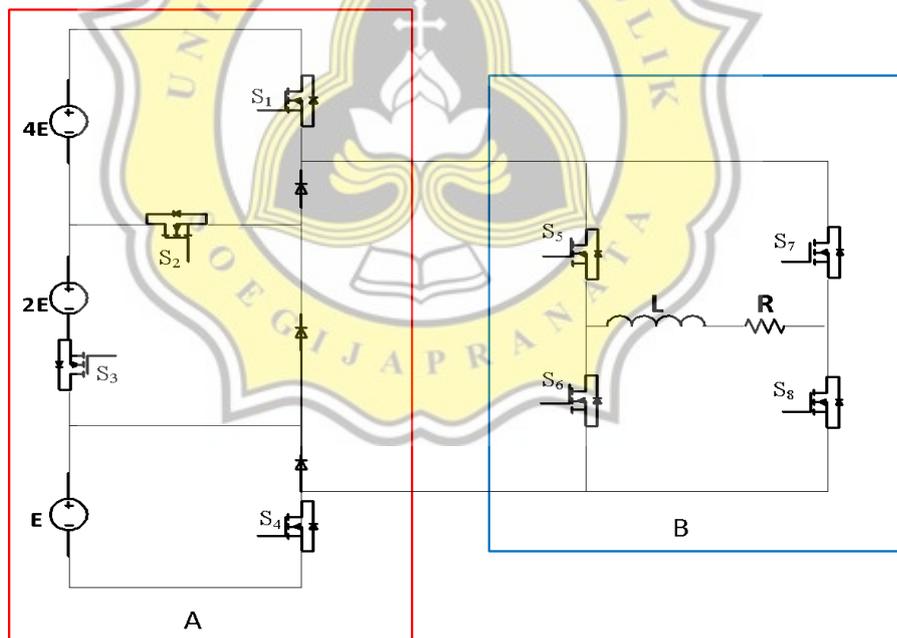


Rancangan dari simulasi *inverter* 15-tingkat dapat dilihat melalui Gambar 3.1. Dalam perancangan ini, *inverter* dibagi menjadi 2 bagian utama yaitu Bagian A (S1 – S4) dan Bagian B (S5 – S8). Bagian A untuk pembangkit gelombang tingkat dari hasil komparasi sinyal *reference* dan *carrier*, pengendalian saklar dari hasil *decoding* untuk mode operasi konstruksi *inverter* 15-tingkat ini.

Bagian B (S5 – S8) berfungsi sebagai pembangkit polaritas pada keluaran gelombang Bagian A (S1 – S4) sehingga dapat menciptakan sebuah keluaran gelombang tingkat-n yang diinginkan secara AC atau bolak – balik. Keterangan pembagian pada tahap pensaklaran dapat dilihat pada Gambar 3.2



Gambar 3. 2. Pembagian Tahap Saklar

Rancangan pada *inverter* 15 - tingkat tipe asimetris ini memakai 8 saklar daya dengan pembagian Bagian A (S1 – S4) dan Bagian B (S5 – S8). Bagian A (S1 – S4) terhubung pada sumber daya masukan DC yang bernilai E, 2E dan 4E, yaitu E nominal tegangan dasar dan 2 merupakan pengali angka depan E yang berkelipatan 2. Nilai dari tegangan masukan E secara simulasi ideal dapat bernilai sesuai kebutuhan, namun pada konstruksi asli, *rating* daya dan jenis dari saklar harus dipertimbangkan.

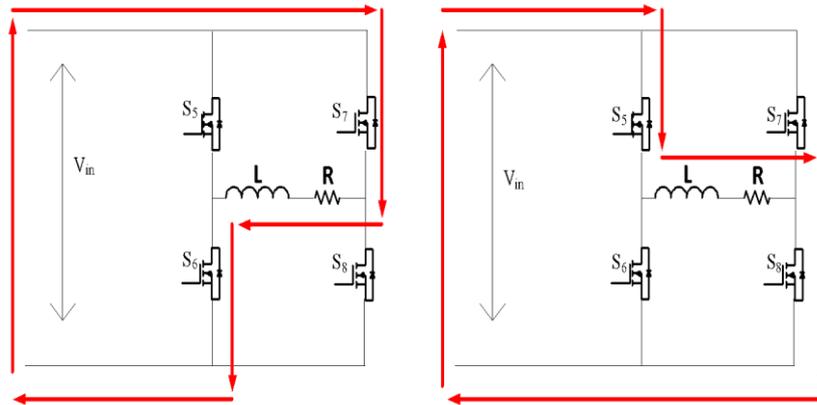
Bagian B (S5 – S8) yaitu *polarity generator* yang mengubah polaritas Bagian A (S1 – S4). Bagian ini terhubung pada keluaran konstruksi *inverter* dengan Bagian B (S5 – S8) terdiri dari 2 konstruksi *half-bridge*.

3.3. Mode Operasi

Pensaklaran dalam konstruksi *inverter* 15 - tingkat ini memiliki 15 mode operasi utama untuk membangkitkan keluaran 15 - tingkat. Dimana mode operasi ini dinamakan mode operasi 0 – 14 sehingga bernilai total 15 mode operasi.

3.3.1. Mode Operasi 0

Pada mode operasi 0, seluruh pensaklaran pada Bagian A (S1 – S4) tidak aktif atau berlogika “0”. Dan pada pensaklaran di Bagian B (S5 – S8) memiliki 2 mode operasi yang menghasilkan tegangan keluaran bernilai 0E atau 0V. Jalur mode operasi pada mode operasi 0 dapat dilihat melalui Gambar 3.3



Gambar 3. 3. Mode Operasi 0

Mode operasi 0 memiliki 2 mode operasi utama pada pensaklaran di Bagian B (S4 – S8). Bagian A (S1 – S4) berlogika “0” dan mode operasi pertama pasangan saklar S5 dan S8 dihidupkan atau berlogika “1” dan berkebalikan, pada operasi kedua pasangan saklar S7 – S6 dihidupkan berlogika “1”. Pasangan saklar ini harus dihidupkan secara bergantian. Proses ini disebut *freewheeling*. Menghasilkan keluaran yang bernilai 0V, yang didapatkan dari $V_{in} = 0$ maka analisa keluaran adalah $V_{out} = 0$. Pasangan saklar pada S5 – S8 dan S7 – S6 tidak diperbolehkan salah karena akan menghasilkan sebuah arus pendek atau *short circuit*, yang harus dihindari dalam konstruksi pembuatan alat kedepannya. Persamaan Mode Operasi 0 dapat diturunkan sebagai berikut

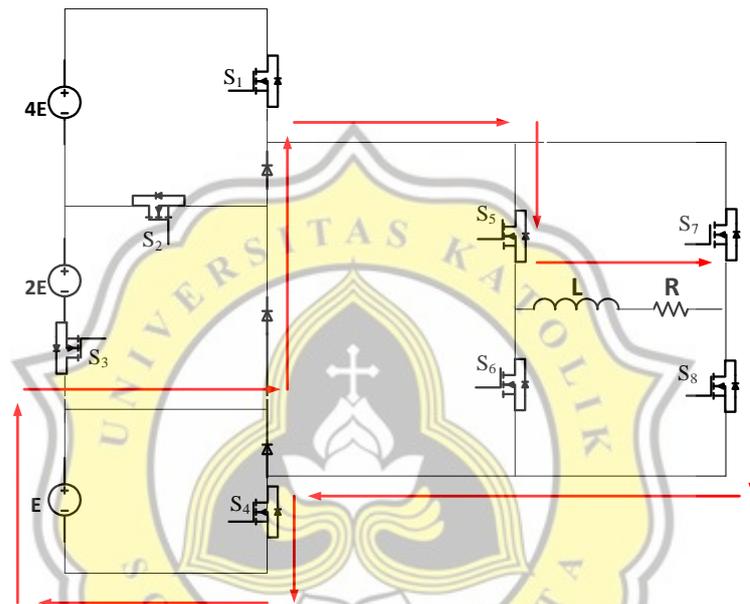
$$V_{in} = V_L + V_0 \quad (3.1)$$

$$E = L \frac{di}{dt} + V_0 \quad (3.2)$$

$$L \Delta i = (V_0)T_{off} \quad (3.3)$$

3.3.2. Mode Operasi 1

Pada mode operasi pertama diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.4



Gambar 3. 4. Mode Operasi 1

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. *Input* pada sistem $V_{in} = E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

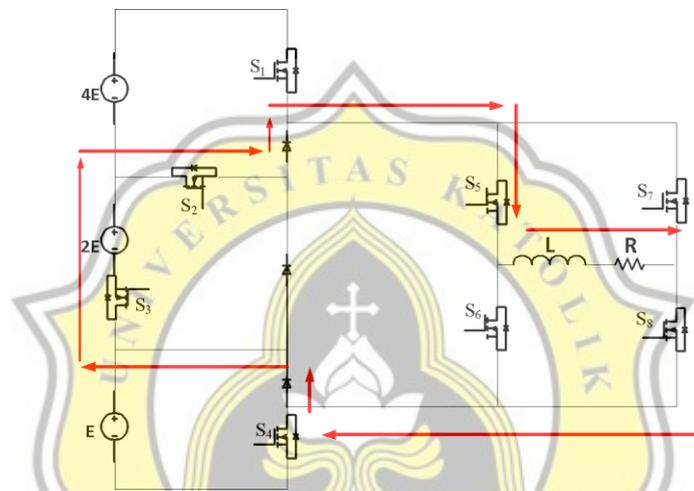
$$V_{in} = V_L + V_0 \quad (3.4)$$

$$E = L \frac{di}{dt} + V_0 \quad (3.5)$$

$$L \Delta i = (E - V_0)t_{ON} \quad (3.6)$$

3.3.3. Mode Operasi 2

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.5



Gambar 3. 5. Mode Operasi 2

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. *Input* pada sistem $V_{in} = 2E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 2E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

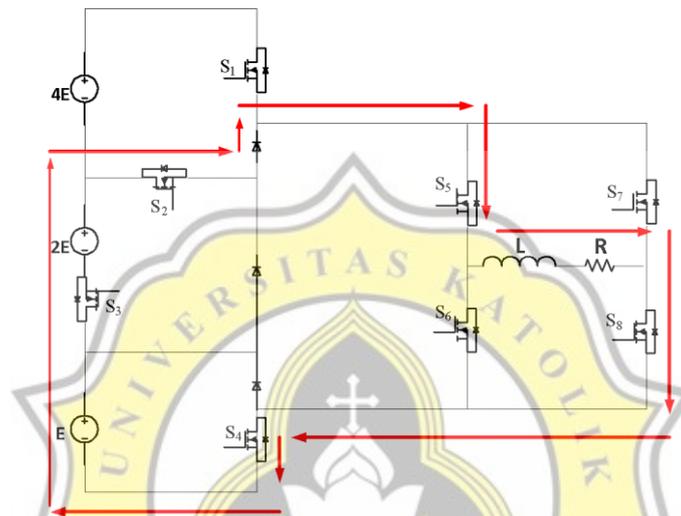
$$V_{in} = V_L + V_0 \quad (3.7)$$

$$2E = L \frac{di}{dt} + V_0 \quad (3.8)$$

$$L \Delta i = (2E - V_0)t_{ON} \quad (3.9)$$

3.3.4. Mode Operasi 3

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S4, S3 dan S2 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.6



Gambar 3. 6. Mode Operasi 3

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S4, S3 dan S2 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. *Input* pada sistem $V_{in} = 3E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 3E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

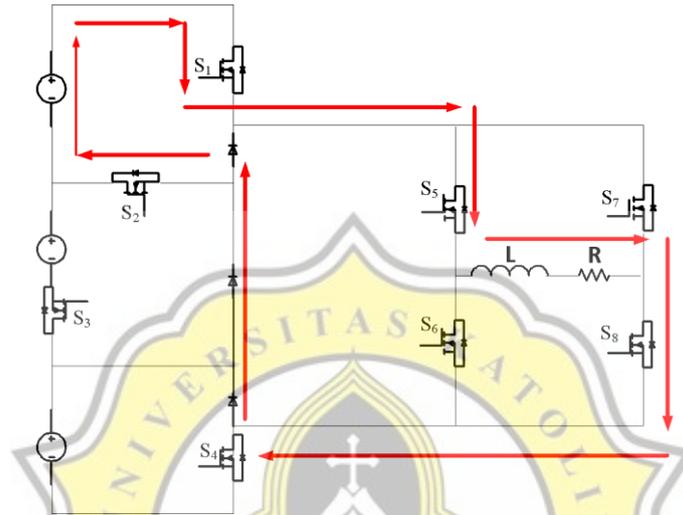
$$V_{in} = V_L + V_0 \quad (3.10)$$

$$3E = L \frac{di}{dt} + V_0 \quad (3.11)$$

$$L \Delta i = (3E - V_0)t_{ON} \quad (3.12)$$

3.3.5. Mode Operasi 4

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.7



Gambar 3. 7. Mode Operasi 4

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. *Input* pada sistem $V_{in} = 4E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 4E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

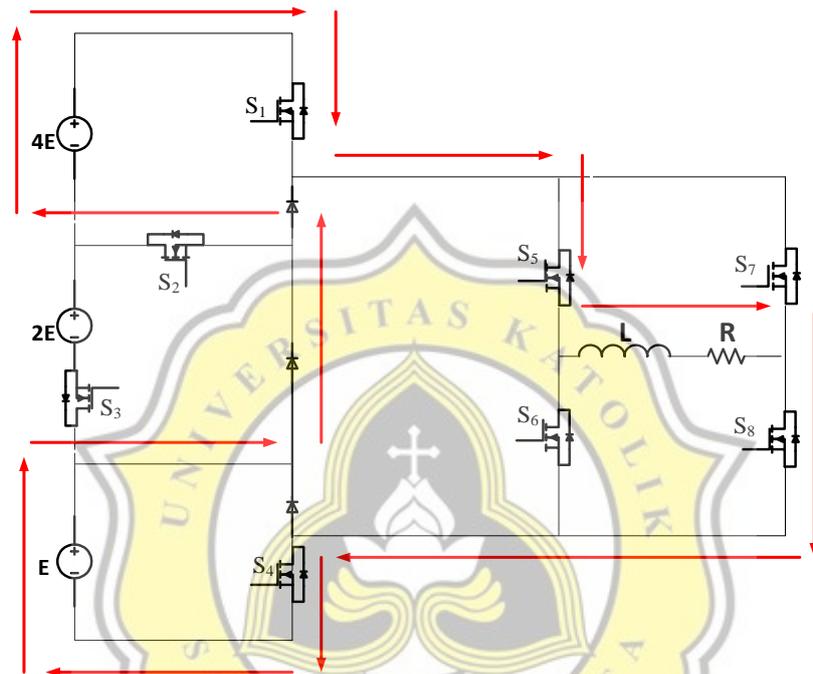
$$V_{in} = V_L + V_0 \quad (3.13)$$

$$4E = L \frac{di}{dt} + V_0 \quad (3.14)$$

$$L \Delta i = (4E - V_0)t_{ON} \quad (3.15)$$

3.3.6. Mode Operasi 5

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S4 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.8



Gambar 3. 8. Mode Operasi 5

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. *Input* pada sistem $V_{in} = 5E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 5E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

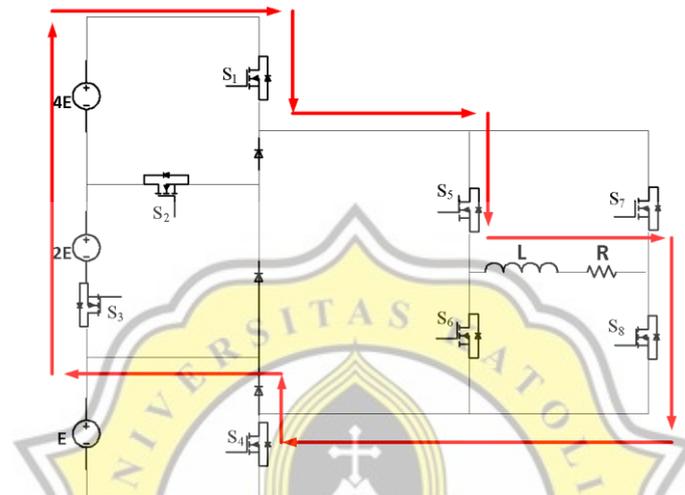
$$V_{in} = V_L + V_0 \quad (3.16)$$

$$5E = L \frac{di}{dt} + V_0 \quad (3.17)$$

$$L \Delta i = (5E - V_0)t_{ON} \quad (3.18)$$

3.3.7. Mode Operasi 6

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S3 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.9



Gambar 3. 9. Mode Operasi 6

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S3 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. *Input* pada sistem $V_{in} = E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 6E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

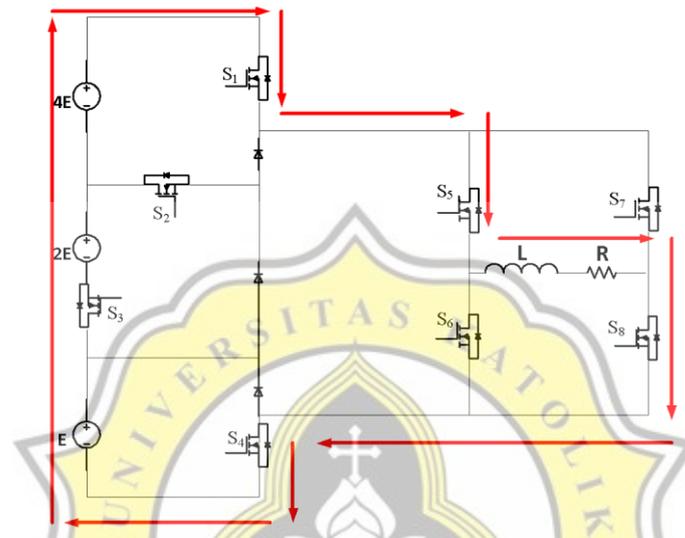
$$V_{in} = V_L + V_0 \quad (3.19)$$

$$6E = L \frac{di}{dt} + V_0 \quad (3.20)$$

$$L \Delta i = (6E - V_0)t_{ON} \quad (3.21)$$

3.3.8. Mode Operasi 7

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S4, S3 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.10



Gambar 3.10. Mode Operasi 7

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S4, S3 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = 7E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 7E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

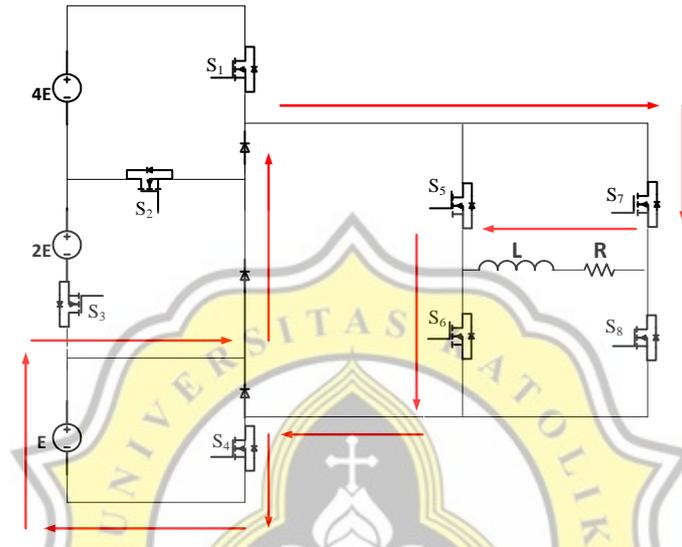
$$V_{in} = V_L + V_0 \quad (3.22)$$

$$7E = L \frac{di}{dt} + V_0 \quad (3.23)$$

$$L \Delta i = (7E - V_0)t_{ON} \quad (3.24)$$

3.3.9. Mode Operasi 8

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.11



Gambar 3. 11. Mode Operasi 8

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

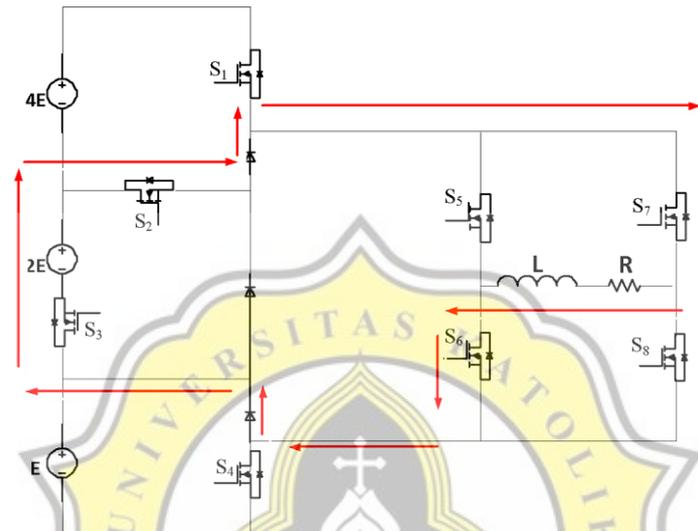
$$V_{in} = -(V_L + V_0) \quad (3.25)$$

$$E = -(L + \frac{di}{dt} + V_0) \quad (3.26)$$

$$L \Delta i = (E + V_0)t_{ON} \quad (3.27)$$

3.3.10. Mode Operasi 9

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.12



Gambar 3. 12. Mode Operasi 9

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = 2E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -2E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

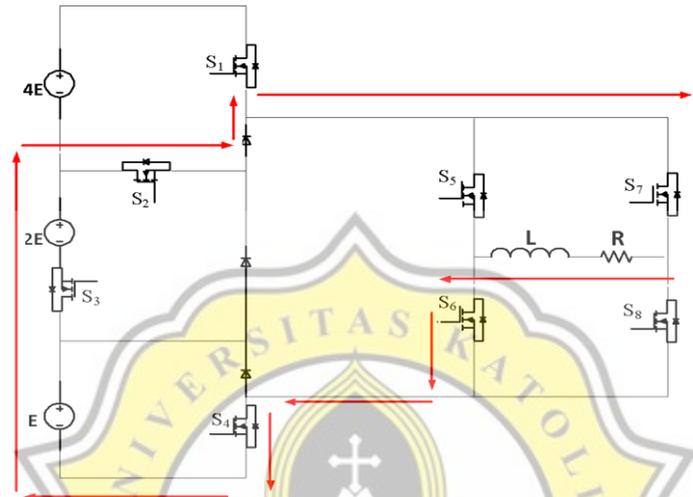
$$V_{in} = -(V_L + V_0) \quad (3.28)$$

$$2E = -(L + \frac{di}{dt} + V_0) \quad (3.29)$$

$$L \Delta i = (2E + V_0)t_0 \quad (3.30)$$

3.3.11. Mode Operasi 10

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S4, S3 dan S2 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.13



Gambar 3. 13. Mode Operasi 10

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S4, S3 dan S2 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = 3E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -3E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

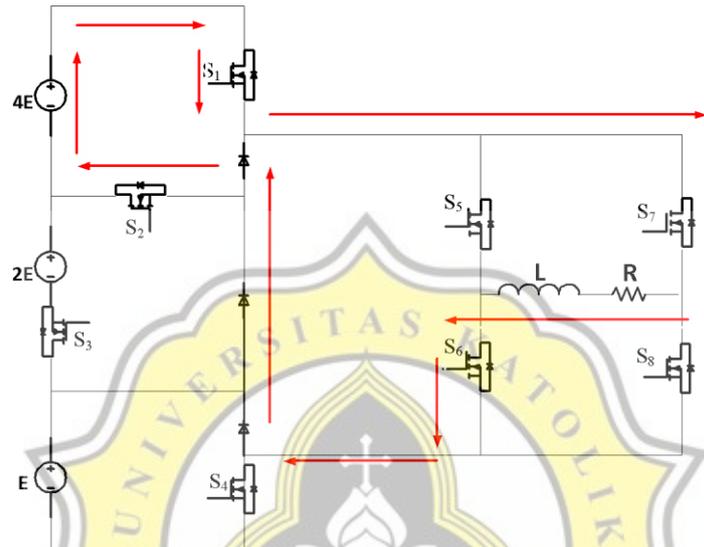
$$V_{in} = -(V_L + V_0) \quad (3.31)$$

$$3E = -(L + \frac{di}{dt} + V_0) \quad (3.32)$$

$$L \Delta i = (3E + V_0)t_{ON} \quad (3.33)$$

3.3.12. Mode Operasi 11

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.13



Gambar 3. 14, Mode Operasi 11

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = 4E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -4E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

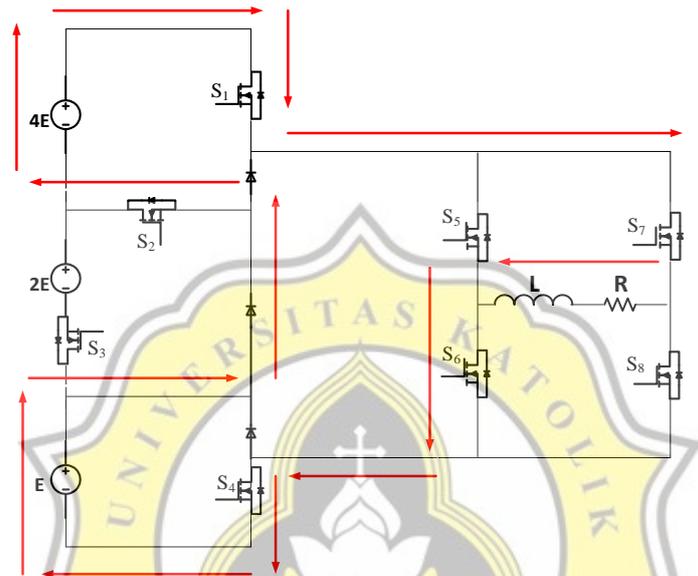
$$V_{in} = -(V_L + V_0) \quad (3.34)$$

$$4E = -(L + \frac{di}{dt} + V_0) \quad (3.35)$$

$$L \Delta i = (4E + V_0)t_{ON} \quad (3.36)$$

3.3.13. Mode Operasi 12

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S4 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.15



Gambar 3.15 Mode Operasi 12

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S4 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = 5E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -5E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

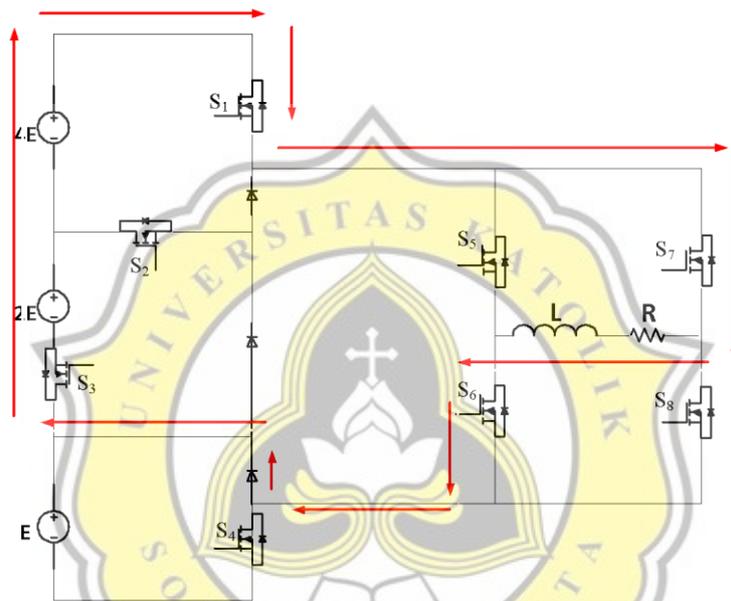
$$V_{in} = -(V_L + V_0) \quad (3.37)$$

$$5E = -(L + \frac{di}{dt} + V_0) \quad (3.38)$$

$$L \Delta i = (5E + V_0)t_{ON} \quad (3.39)$$

3.3.14. Mode Operasi 13

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S3 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.13



Gambar 3. 15. Mode Operasi 13

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S3 dan S1 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = 6E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -6E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

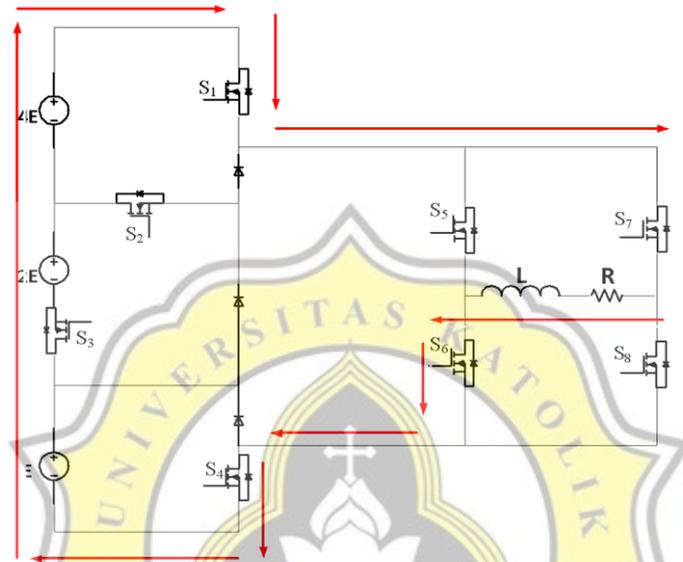
$$V_{in} = -(V_L + V_0) \quad (3.40)$$

$$6E = -(L \frac{di}{dt} + V_0) \quad (3.41)$$

$$L \Delta i = (6E + V_0)t_{ON} \quad (3.42)$$

3.3.15. Mode Operasi 14

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S1 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.13



Gambar 3. 16. Mode Operasi 14

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Masukan pada sistem $V_{in} = 7E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -7E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

$$V_{in} = -(V_L + V_0) \quad (3.43)$$

$$7E = -(L + \frac{di}{dt} + V_0) \quad (3.44)$$

$$L \Delta i = (7E + V_0)t_{ON} \quad (3.45)$$

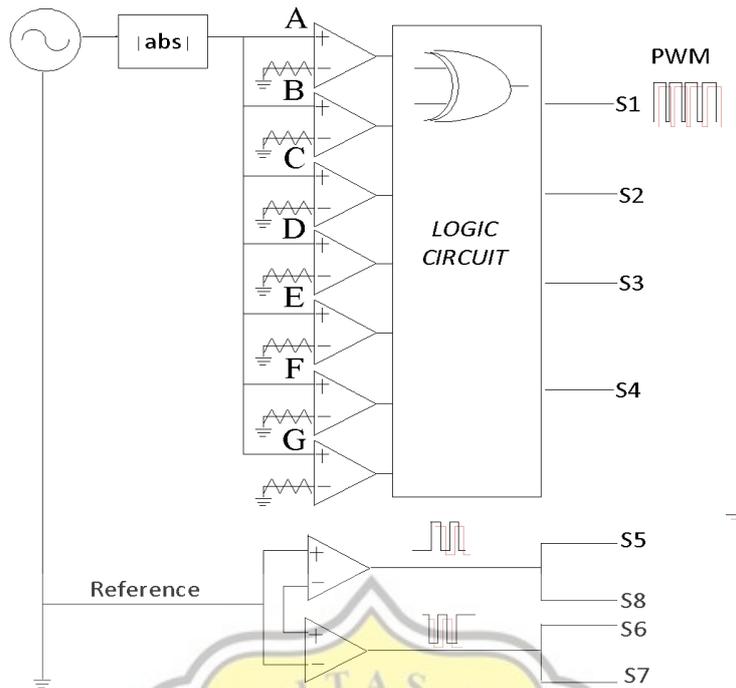
Mode operasi yang telah dijelaskan dari mode operasi 0 – 14 dapat dijabarkan pada sebuah tabel pensaklaran seperti yang terlihat pada Tabel II. yang memperlihatkan penghidupan saklar pada setiap mode operasi.

Tabel 3. 1. Pensaklaran Mode Operasi

Stage A				Stage B				Vo
S1	S2	S3	S4	S5	S6	S7	S8	
1	0	1	1	1	0	0	1	7E
1	0	1	0	1	0	0	1	6E
1	0	0	1	1	0	0	1	5E
1	0	0	0	1	0	0	1	4E
0	1	1	1	1	0	0	1	3E
0	1	1	0	1	0	0	1	2E
0	0	0	1	1	0	0	1	E
0	0	0	0	1	0	0	1	0
0	0	0	0	0	1	1	0	0
0	0	0	1	0	1	1	0	-E
0	1	1	0	0	1	1	0	-2E
0	1	1	1	0	1	1	0	-3E
1	0	0	0	0	1	1	0	-4E
1	0	0	1	0	1	1	0	-5E
1	0	1	0	0	1	1	0	-6E
1	0	1	1	0	1	1	0	-7E

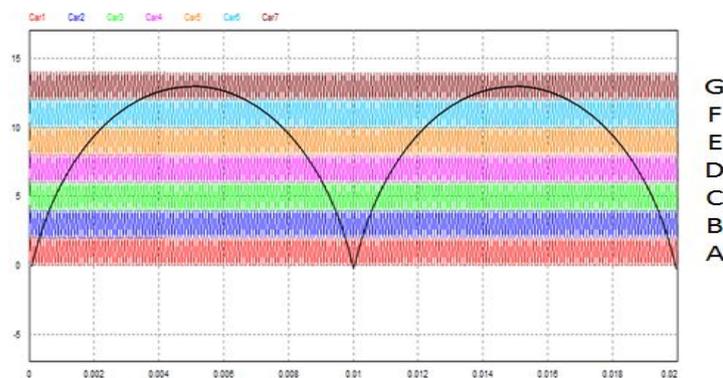
3.4. Pensaklaran SPWM

Pada rangkaian kendali pada saklar Bagian A (S1 – S4) dan Bagian B (S5 – S8) dapat dirangkai dari hasil komparasi setengah gelombang siklus positif dan negatif referensi sinusoidal dengan 7 sinyal *carrier* dengan offset DC yang tidak sama. Rangkaian kendali dengan masukan hasil komparasi akan masuk ke saklar pada Bagian A (S1 – S4) dengan pengendalian gerbang logika yang dirangkai untuk memunculkan sifat *decoding*, hasil komparasi sinyal *reference* dan *carrier* sehingga pensaklaran dapat menghasilkan 7 tingkat.



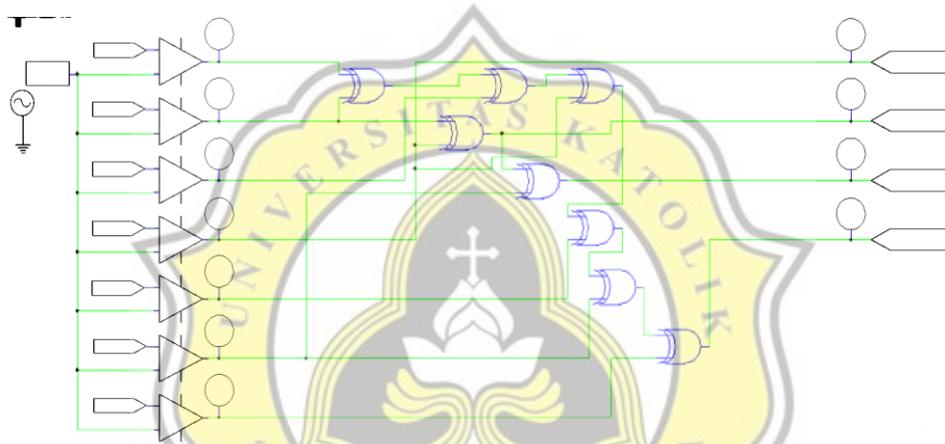
Gambar 3. 17. Konfigurasi Rangkaian Kendali

Pada Gambar 3.17 menunjukkan rangkaian kendali pada rancangan *inverter* 15- tingkat tipe asimetris, sinyal setengah siklus positif referensi dikomparasi pada 7 sinyal *carrier* DC dengan *offset* yang tidak sama (A, B, C, D, E, F dan G) dan diproses oleh rangkaian logika *decoder* kemudian SPWM terbentuk untuk mengendalikan saklar Bagian A (S1 – S4). Komparasi frekuensi sinyal *carrier* dan *reference* serta *offset* DC dari sinyal *carrier* dapat dilihat pada Gambar 3.18



Gambar 3. 18 Komparasi Sinyal SPWM melalui simulasi PSIM

Bagian B (S5 – S8) terdiri dari rangkaian *half-bridge* dikendalikan melalui sinyal referensi yang dikomparasi menghasilkan *zero crossing detector* (ZCD) memunculkan keluaran gelombang kotak yang berlawanan satu dengan yang lainnya. Dengan berpasangan saklar S5 – S8 dan S6 – S7 menghasilkan sebuah *polarity generator* sehingga keluaran gelombang tingkat dari Bagian A (S1 – S4) dapat menjadi sebuah gelombang 15-tingkat yang terukur pada beban.



Gambar 3. 19. Decoder Rangkaian Logika

Gambar 3.18 memperlihatkan rancangan *decoder* untuk menghasilkan logika penghidupan saklar Bagian A (S1 – S4). Tabel kebenaran yang menjadi referensi untuk perancangan *decoder* ini dapat dilihat melalui Tabel III.

Tabel 3. 2. Tabel Kebenaran *Decoder*

A	B	C	D	E	F	G	S 1	S 2	S 3	S 4
1	0	0	0	0	0	0	0	0	0	1
1	1	0	0	0	0	0	0	1	1	0
1	1	1	0	0	0	0	0	1	1	1
1	1	1	1	0	0	0	1	0	0	0
1	1	1	1	1	0	0	1	0	0	1
1	1	1	1	1	1	0	1	0	1	0
1	1	1	1	1	1	1	1	0	1	1

Pada Tabel 3.2. dapat dilihat referensi untuk penyusunan rangkaian *decoder* yang terdiri dari gerbang logika *XOR*. Sinyal carrier dengan *offset* yang telah diatur akan dikendalikan dengan melihat saklar yang hidup untuk tingkatan tertentu (Lihat Mode Operasi 0-14). Sehingga perancangan decoder dengan tabel kebenaran tersebut dapat diekspresikan atau diturunkan dengan sebuah persamaan Aljabar *Boolean* seperti berikut:

$$S_1 = D \quad (3.46)$$

$$S_2 = B \oplus D \quad (3.47)$$

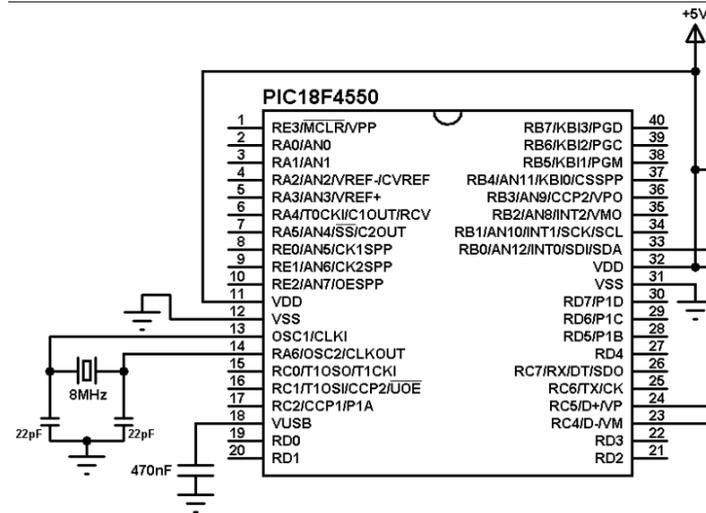
$$S_3 = ((A \oplus C) \oplus D) \oplus E \quad (3.48)$$

$$S_4 = (((A \oplus B) \oplus C) \oplus D) \oplus E) \oplus F \quad (3.49)$$

Dalam persamaan Aljabar *Boolean* yang sudah dituliskan dari tabel kebenaran dan *decoder* rangkaian logika yang telah terkonfigurasi. Dapat dilihat rangkaian *decoder* terdiri dari gerbang logika *XOR* yang bersifat sebagai *alternating counter* apabila diberikan input logika “1” pada salah satu kakinya.

3.5. Mikrokontroler dan Algoritma Program

Modul mikrokontroler yang akan digunakan pada rancangan purwarupa ini adalah sistem minimal PIC18F4550. Dalam modul mikrokontroler yang dirancang, *clock* menghasilkan kecepatan sebesar 32MHz. Keterangan rangkaian sistem minimal dari PIC18F4550 dapat dilihat pada Gambar 3.19



Gambar 3. 20. Rangkaian Mikrokontroler PIC18F455

Pada Gambar 3.20. dapat terlihat rangkaian dasar mikrokontroler PIC18F4550 yang digunakan dalam purwarupa ini, mikrokontroler ini berguna untuk mengeluarkan program SPWM yang telah diproses dalam *decoder* yang telah dirancang dan dibahas pada Bab 3. Adapun algoritma program yang dimasukkan pada mikrokontroler seperti berikut :

```

const char S1[]=
{
};

const char S2[]=
{
};

const char S3[]=
{
};

const char S4[]=
{
};

const char S5[]=
{
};

```

```

const char S6[]=
{
};

unsigned i,ZCD=0;

void main()
{
TRISD = 0x00;           // PORTD is output PORTD = 0xFF; // Initialize
PORTD TRISB = 0x00;    // PORTD is output
PORTB = 0xFF;         // Initialize PORTD=0x00;

while(1)
{
ZCD=~ZCD;

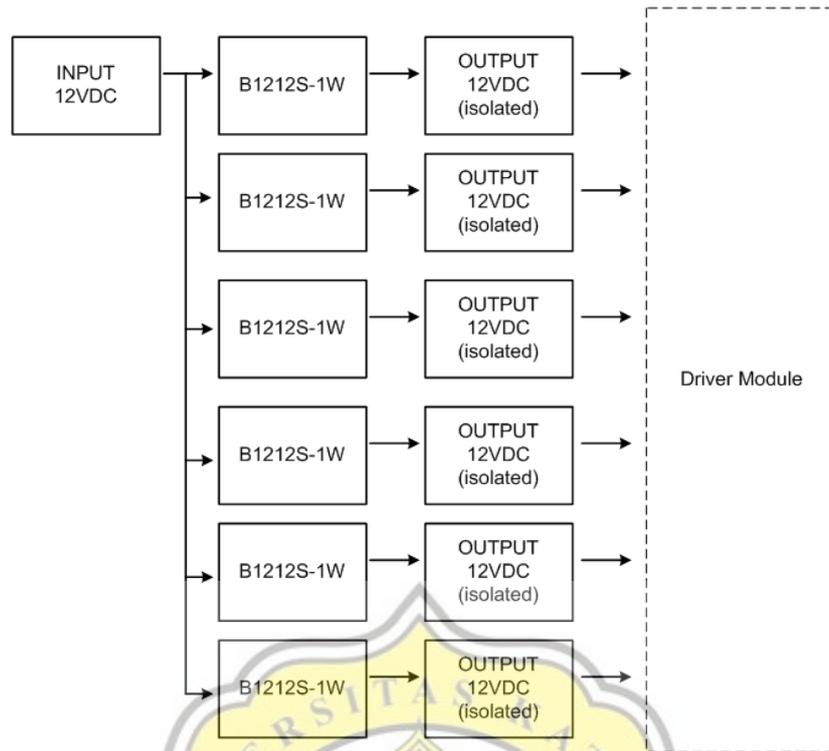
for(i=0;i<500;i++)
{ PORTD.F2=S1[i]; PORTD.F3=S2[i]; PORTD.F4=S3[i]; PORTD.F5=S4[i];
PORTB.F7= S5[i]; PORTB.F6= S6[i];
delay_us(25);
};
}

```

Pada S1–S4 dimasukan oleh *lookup table* dari simulasi program yang telah disimulasikan pada PSIM. Hasil simulasi dari pensaklaran akan ditunjukkan pada Bab 5, sampel program yang telah diambil merupakan setengah siklus positif dari keluaran gelombang *inverter* yang dibangun.

3.6. Catu Daya Driver

Pada rancangan modul catu daya yang dirancang bertujuan untuk mensuplai tegangan 12V terisolasi pada *driver* untuk saklar. B1212S-1W merupakan *isolated DC-DC power supply module* yang berfungsi sebagai pembagi tegangan dari masukan dan mencegah agar terpisah. Rancangan blok rangkaian modul dapat dilihat pada Gambar 3.21.



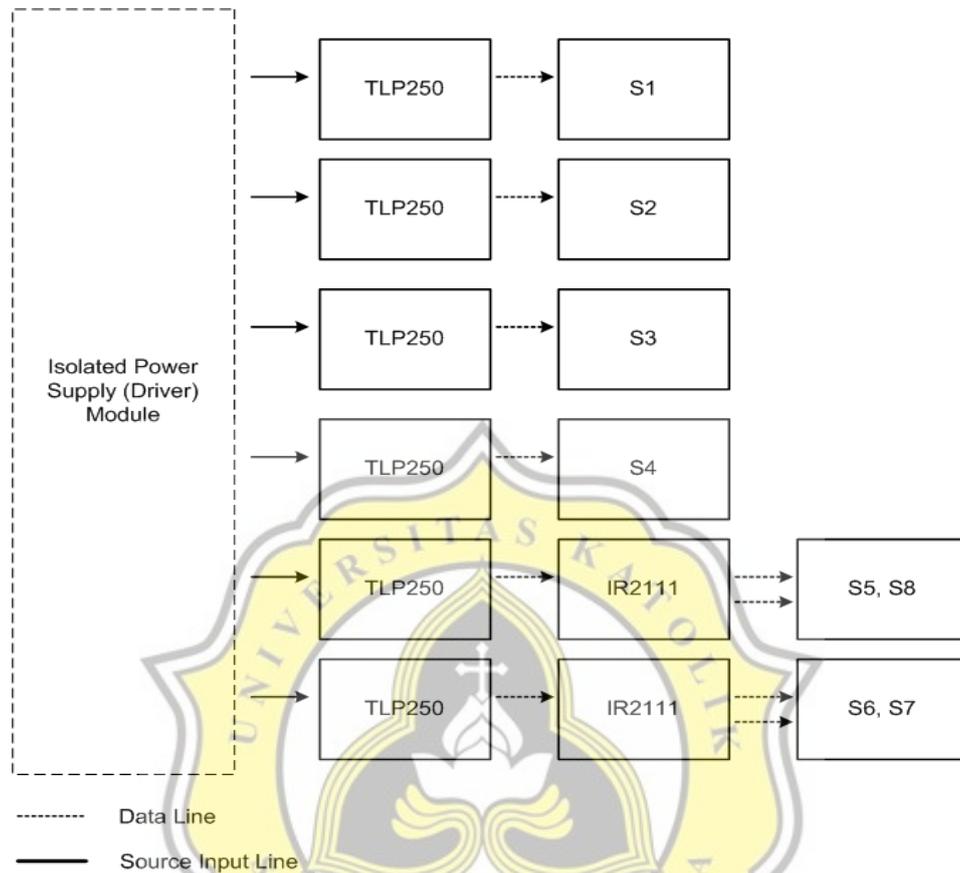
Gambar 3. 21. Rangkaian Blok Catu Daya

3.7. Driver Saklar

Buffer 74HC541, TLP250 IGBT driver dan IR2111 half bridge driver merupakan 3 komponen utama pada modul *driver* saklar. Keluaran mikrokontroler yang dikeluarkan pada PORTD akan masuk melewati rangkaian *driver* TLP250 yang suplai tegangan berasal dari modul *DC-DC isolated power supply module* yang telah dirancang pada sub-bab sebelumnya. Keluaran dari mikrokontroler akan dinaikan menjadi 12VDC dibandingkan keluaran mikrokontroler asal yang hanya 5VDC. Dari mikro sehingga kontak kaki mikrokontroler tidak terhubung langsung dengan *driver* TLP250 adalah fungsi dari *Buffer 74HC541*. Pada khusus rangkaian *zero crossing detector* untuk Bagian B (S5 – S8) konstruksi dari *driver* yang masukan mikrokontroler masuk ke komponen TLP250 akan diterus-

kan ke komponen IR 2111 *half bridge driver* untuk *IGBT* dan *MOSFET*.

Rangkaian dari *Driver* dapat dilihat melalui diagram blok Gambar 3.22.

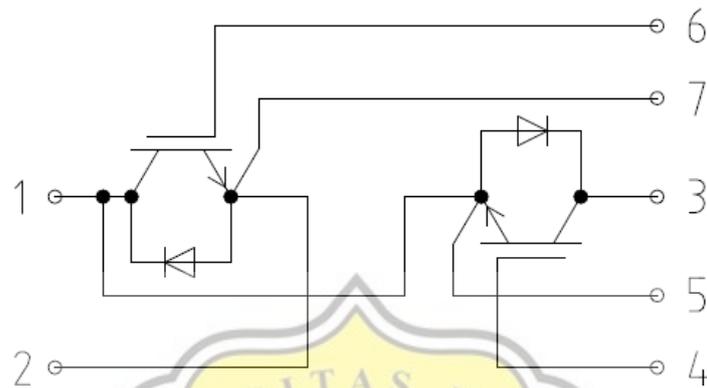


Gambar 3. 22. Diagram Driver Saklar

Seperti Gambar 3.22 rangkaian dari konstruksi *driver* ini terdiri dari 6 bagian dimana 4 bagian utama untuk mensuplai masukan ke *IGBT* saklar Bagian A (S1 – S4) dan 2 bagian untuk mensuplai *zero crossing detector* pada Bagian B (S5 – S8).

3.8. Modul Saklar IGBT

Modul FF300R12KS4 *Infineon* merupakan saklar yang digunakan dalam perancangan saklar daya dengan *rating* tegangan 1200V. Pada satu *IGBT* ini terdiri dari 2 buah saklar yang disusun seri seperti Gambar 3.23



Gambar 3. 23. IGBT FF300R12KS4

Pada Gambar 3.23. rangkaian dasar dalam satu buah *IGBT* FF300R12KS4 ini. Untuk menyesuaikan rancangan *inverter* 15 - tingkat maka disusun rangkaian modul sesuai topologi yang diusulkan. Hasil keluaran dari pola komutasi dibahas pada BAB IV berikut ini.