

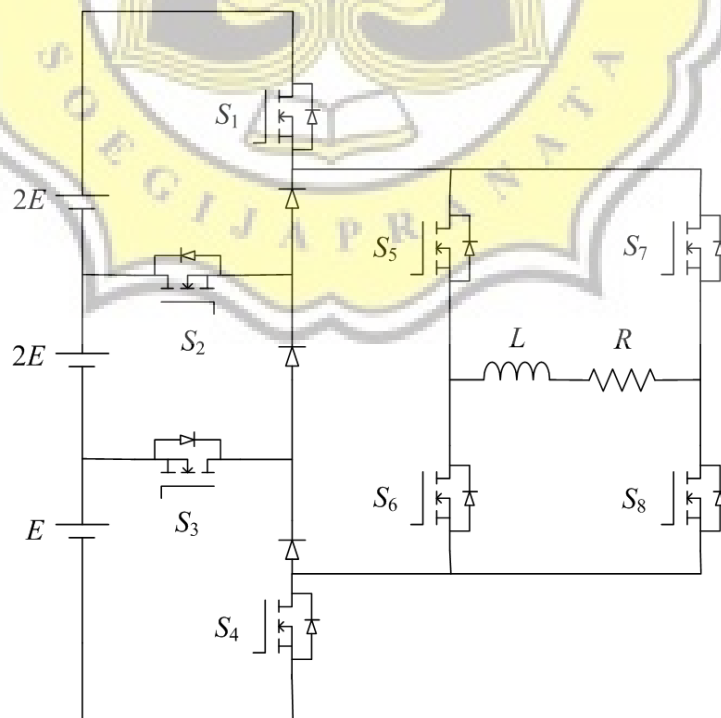
BAB III

RANCANGAN DAN MODE OPERASI

3.1 Pendahuluan

Pada Bab ini akan dibahas rancangan simulasi dari inverter 11-tingkat tipe asimetris, bagaimana pensaklaran dalam inverter ini dapat dikendalikan melalui sebuah *decoder* serta komparasi untuk mendapatkan tingkatan yang diinginkan menggunakan pendekatan konstruksi asimetris pada inverter. Pada Bab ini pula akan dibahas mengenai mode operasi pada inverter yang dirancang sehingga dapat memunculkan 11-tingkat pada keluaran.

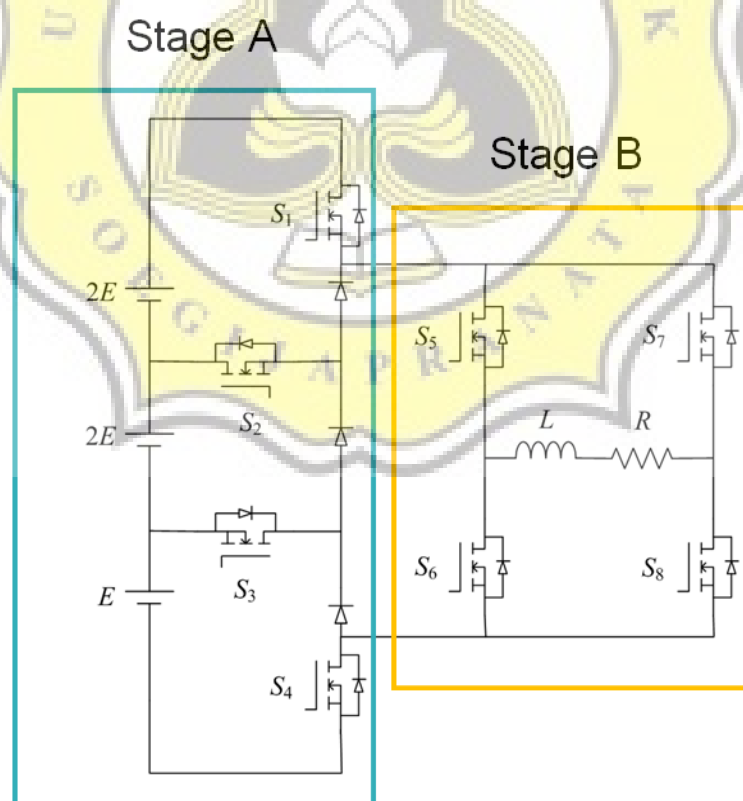
3.2 Topologi yang Diusulkan



Gambar 3.1 Rancangan Inverter 11-Level

Rancangan dari simulasi inverter 11-tingkat dapat dilihat melalui Gambar 3.1 Dalam perancangan ini, inverter dibagi menjadi 2 bagian utama yaitu Bagian A (S1 – S4) dan Bagian B (S5 – S8) yang berfungsi masing – masing Bagian A sebagai pembangkit gelombang tingkat dari hasil komparasi sinyal *reference* dan *carrier* dan pengendalian saklar dari hasil *decoding* untuk mode operasi konstruksi inverter 11-tingkat ini.

Bagian B (S5 – S8) berfungsi sebagai pembangkit atau pengganti polaritas pada keluaran gelombang Bagian A (S1 – S4) sehingga dapat menciptakan sebuah keluaran gelombang tingkat-n yang diinginkan secara AC atau bolak – balik. Pembagian pada tahap pensaklaran dapat dilihat pada Gambar 3.2



Gambar 3.2 Pembagian Tahap Saklar

Perancangan simulasi pada inverter 11-tingkat tipe asimetris ini memakai 8 saklar daya dengan pembagian Bagian A (S1 – S4) dan Bagian B (S5 – S8). Bagian A (S1 – S4) terhubung langsung ke sumber daya masukan DC yang bernilai E, 2E dan 2E dimana E merupakan nominal tegangan dasar dan 2 merupakan pengali angka depan berkelipatan 2 dari nominal E. Nilai dari tegangan masukan E secara simulasi ideal dapat bernilai berapa saja, namun pada konstruksi asli, *rating* daya dan jenis dari saklar harus dipertimbangkan.

Bagian B (S5 – S8) merupakan *polarity generator* yang mengubah polaritas Bagian A (S1 – S4). Bagian ini terhubung langsung pada keluaran konstruksi inverter dengan Bagian B (S5 – S8) terdiri dari 2 konstruksi *half-bridge* dua lengan. Keluaran inverter dihubungkan ke beban menghasilkan sebuah gelombang keluaran 11-tingkat dan pemasangan L yang ber-orde mH berfungsi sebagai filter pasif pada sistem.

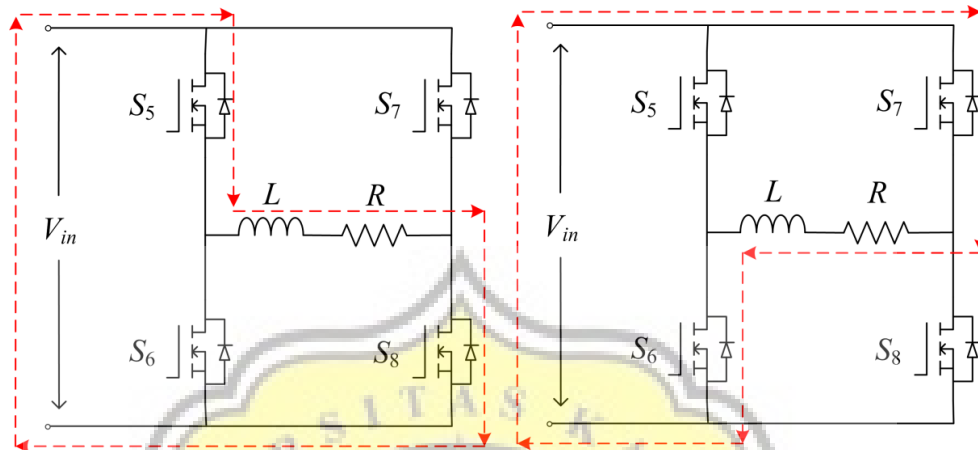
3.3 Mode Operasi

Pensaklaran dalam konstruksi inverter-11tingkat ini memiliki 11 mode operasi utama untuk membangkitkan keluaran 11-tingkat. Dimana mode operasi ini dinamakan mode operasi 0 – 10 sehingga bernilai total 11 mode.

A. Mode Operasi 0

Pada mode operasi 0, semua bagian pensaklaran pada Bagian A (S1 – S4) dimatikan atau berlogika “0”. dan pada pensaklaran di Bagian B (S5 – S8)

memiliki 2 mode utama yang menghasilkan tegangan keluaran bernilai 0E atau 0V. Jalur mode operasi pada mode operasi 0 dapat dilihat melalui Gambar 3.3



Gambar 3.3 Mode Operasi 0

Mode operasi 0 memiliki 2 operasi utama pada pensaklaran di Bagian B (S4 – S8). Bagian A (S1 – S4) berlogika “0” dan operasi pertama pasangan saklar S5 dan S8 dihidupkan atau berlogika “1” dan berkebalikan, pada operasi kedua pasangan saklar S7 – S6 dihidupkan berlogika “1”. Pasangan saklar ini harus dihidupkan secara bergantian. Proses ini disebut dengan nama *freewheeling*. Menghasilkan keluaran yang bernilai 0V, yang didapatkan dari $V_{in} = 0$ maka analisa keluaran adalah $V_{out} = 0$. Pasangan saklar pada S5 – S8 dan S7 – S6 tidak diperbolehkan salah karena akan menghasilkan sebuah konstruksi *short circuit*, yang harus dihindari dalam konstruksi pembuatan alat kedepannya. Persamaan Mode Operasi 0 dapat diturunkan sebagai berikut

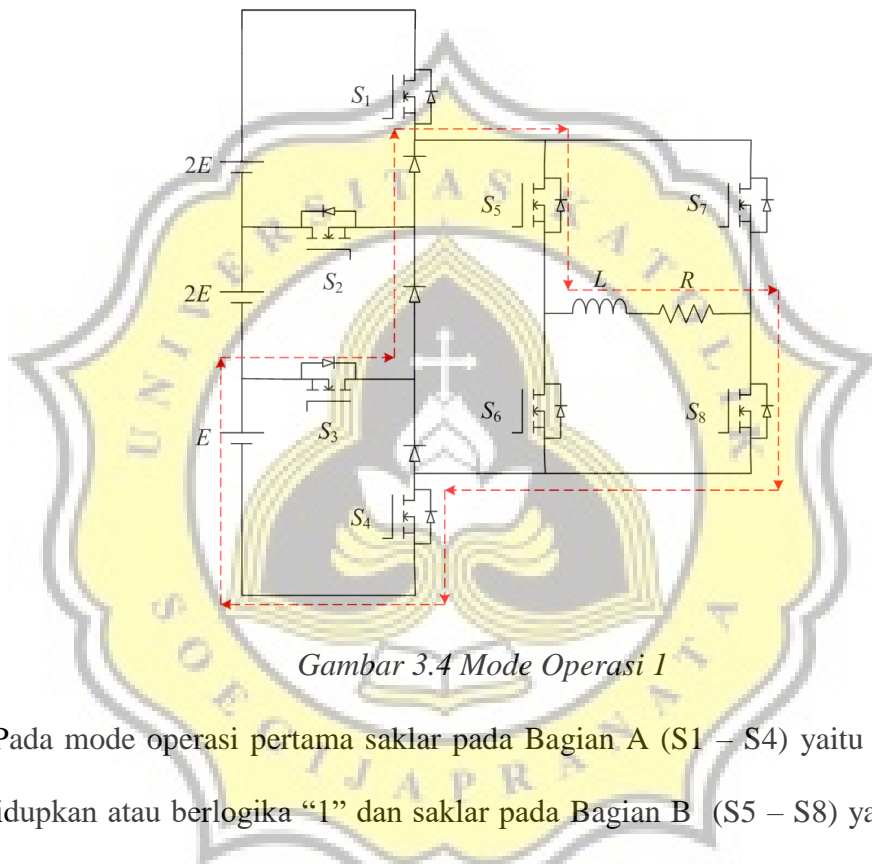
$$V_{in} = V_L + V_O$$

$$0 = L \frac{di}{dt} + V_O$$

$$L\Delta i = (V_O)t_{OFF} \quad (3.1)$$

B. Mode Operasi 1

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S3 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.4



Gambar 3.4 Mode Operasi 1

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S3 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

$$V_{in} = V_L + V_O$$

$$E = L \frac{di}{dt} + V_O$$

$$L\Delta i = (E - V_O)t_{ON} \quad (3.2)$$

C. Mode Operasi 2

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.5



Gambar 3.5 Mode Operasi 2

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 2E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 2E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

$$V_{in} = V_L + V_O$$

$$2E = L \frac{di}{dt} + V_O$$

$$L\Delta i = (2E - V_O)t_{ON} \quad (3.3)$$

D. Mode Operasi 3

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S2 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.6



Gambar 3.6 Mode Operasi 3

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S2 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 3E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 3E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

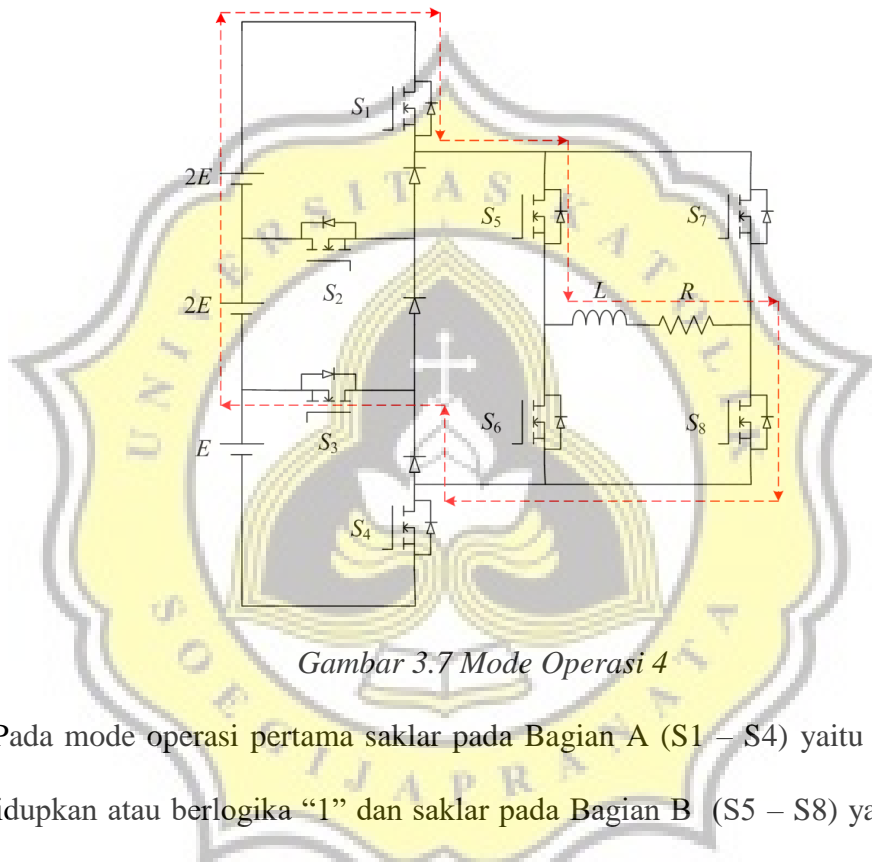
$$V_{in} = V_L + V_O$$

$$3E = L \frac{di}{dt} + V_O$$

$$L\Delta i = (3E - V_O)t_{ON} \quad (3.4)$$

E. Mode Operasi 4

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S1 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.7



Gambar 3.7 Mode Operasi 4

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 4E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 4E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

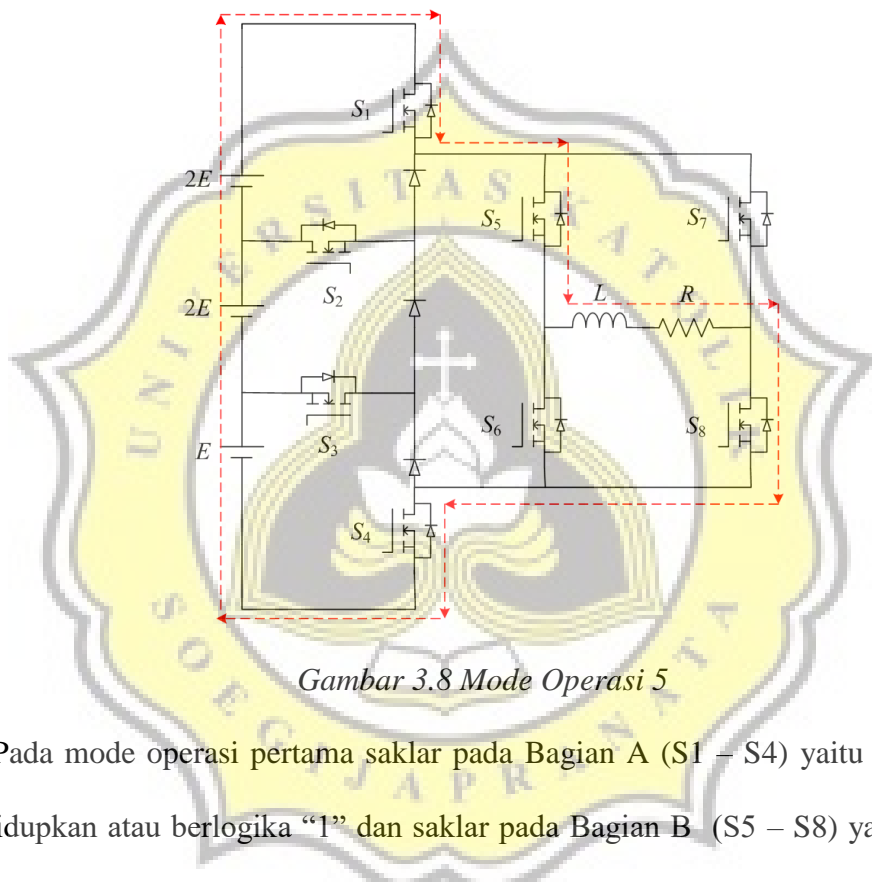
$$V_{in} = V_L + V_O$$

$$4E = L \frac{di}{dt} + V_O$$

$$L\Delta i = (4E - V_O)t_{ON} \quad (3.5)$$

F. Mode Operasi 5

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S1 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.8



Gambar 3.8 Mode Operasi 5

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S5 dan S8 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 5E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = 5E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

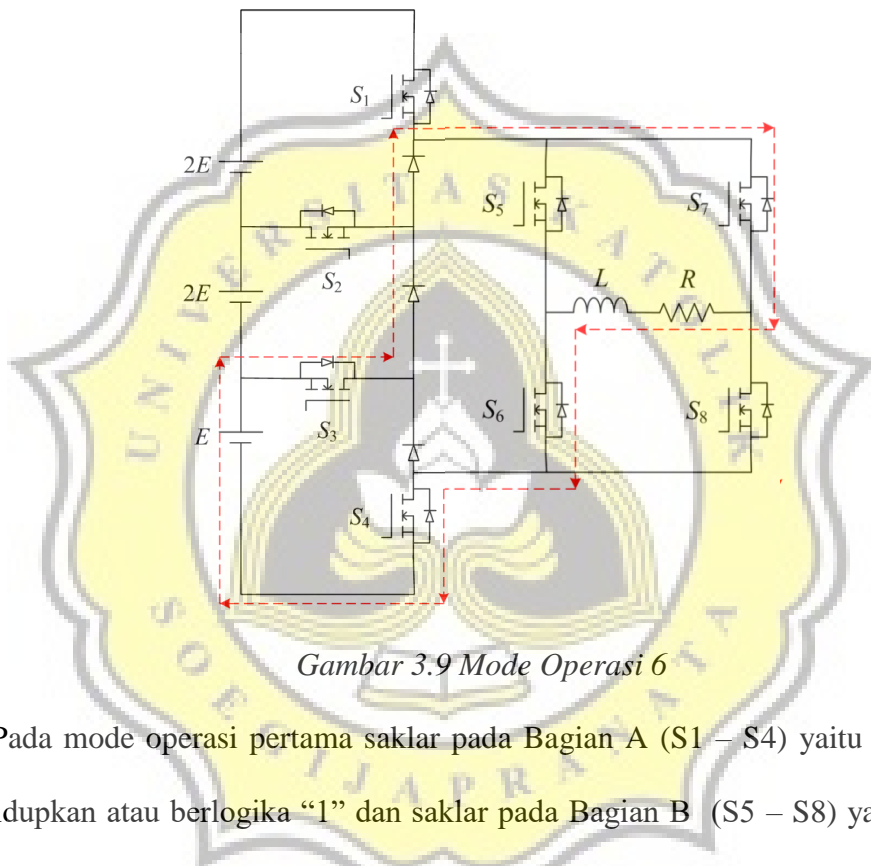
$$V_{in} = V_L + V_O$$

$$5E = L \frac{di}{dt} + V_O$$

$$L\Delta i = (5E - V_O)t_{ON} \quad (3.6)$$

G. Mode Operasi 6

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S3 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.9



Gambar 3.9 Mode Operasi 6

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S3 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

$$V_{in} = -(V_L + V_O)$$

$$E = -\left(L \frac{di}{dt} + V_O\right)$$

$$L\Delta i = (E + V_O)t_{ON} \quad (3.7)$$

H. Mode Operasi 7

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.10



Gambar 3.10 Mode Operasi 7

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S2 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 2E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -2E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

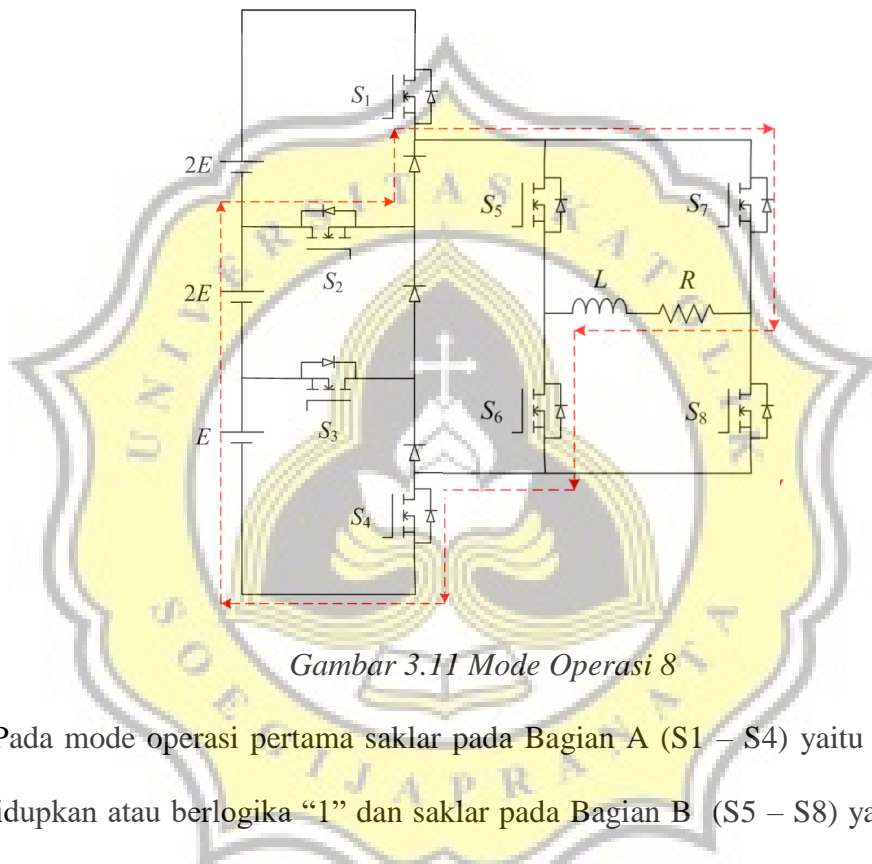
$$V_{in} = -(V_L + V_O)$$

$$2E = -(L \frac{di}{dt} + V_O)$$

$$L\Delta i = (2E + V_O)t_{ON} \quad (3.8)$$

I. Mode Operasi 8

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S2 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.11



Gambar 3.11 Mode Operasi 8

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S2 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 3E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -3E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

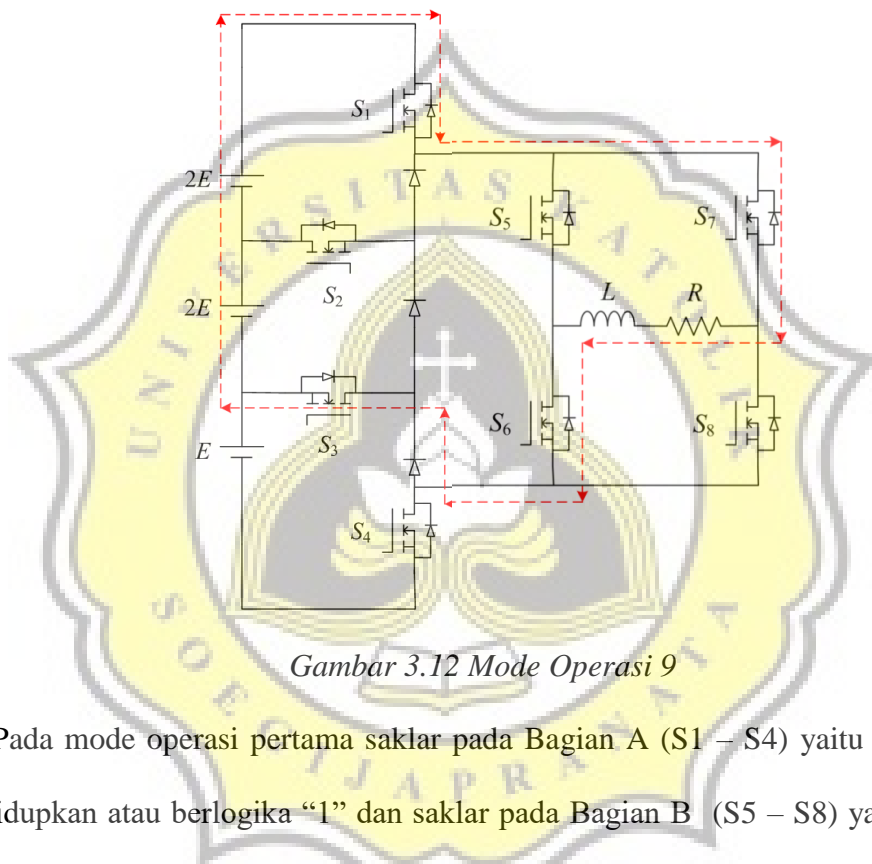
$$V_{in} = -(V_L + V_O)$$

$$3E = -(L \frac{di}{dt} + V_O)$$

$$L\Delta i = (3E + V_O)t_{ON} \quad (3.9)$$

J. Mode Operasi 9

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S1 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.12



Gambar 3.12 Mode Operasi 9

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dan S3 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 4E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -4E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

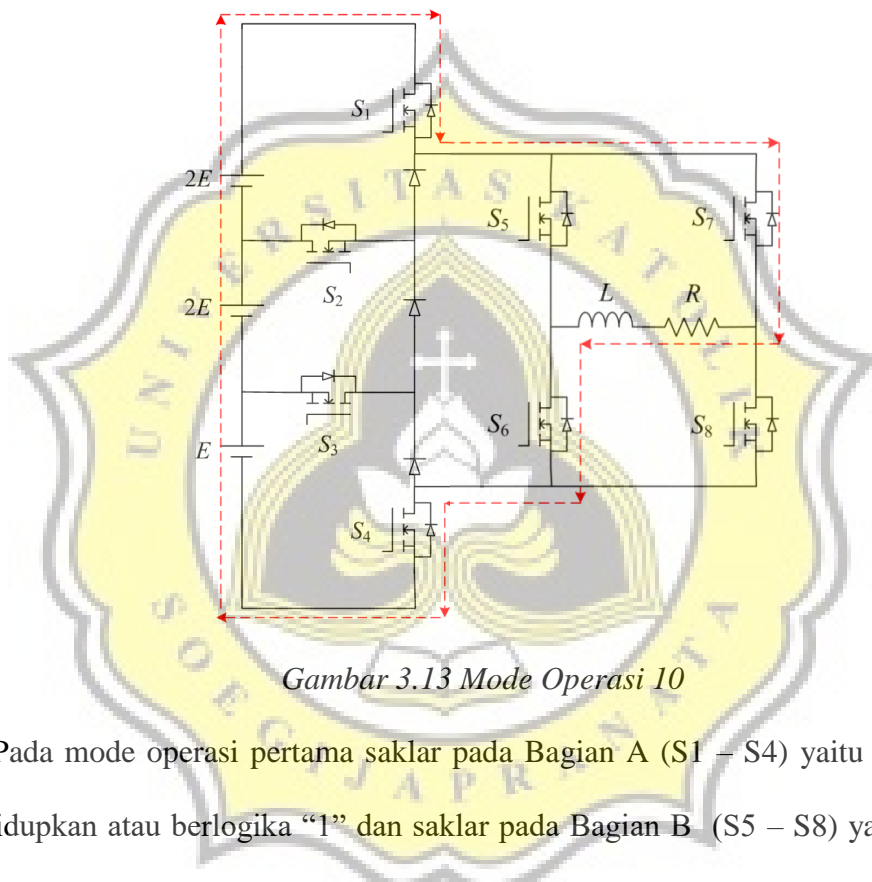
$$V_{in} = -(V_L + V_O)$$

$$4E = -(L \frac{di}{dt} + V_O)$$

$$L\Delta i = (4E + V_O)t_{ON} \quad (3.10)$$

K. Mode Operasi 10

Pada mode operasi pertama dapat diraih dengan pensaklaran pada Bagian A (S1 – S4) yaitu S1 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. Mode operasi pertama dapat dilihat pada Gambar 3.13



Gambar 3.13 Mode Operasi 10

Pada mode operasi pertama saklar pada Bagian A (S1 – S4) yaitu S1 dan S4 dihidupkan atau berlogika “1” dan saklar pada Bagian B (S5 – S8) yaitu S6 dan S7 dihidupkan atau berlogika “1”. masukan pada sistem $V_{in} = 5E$, maka akan menghasilkan keluaran tegangan keluaran $V_{out} = -5E$ yang terukur pada beban seperti yang diturunkan pada persamaan berikut.

$$V_{in} = -(V_L + V_O)$$

$$5E = -(L \frac{di}{dt} + V_O)$$

$$L\Delta i = (5E + V_O)t_{ON} \quad (3.11)$$

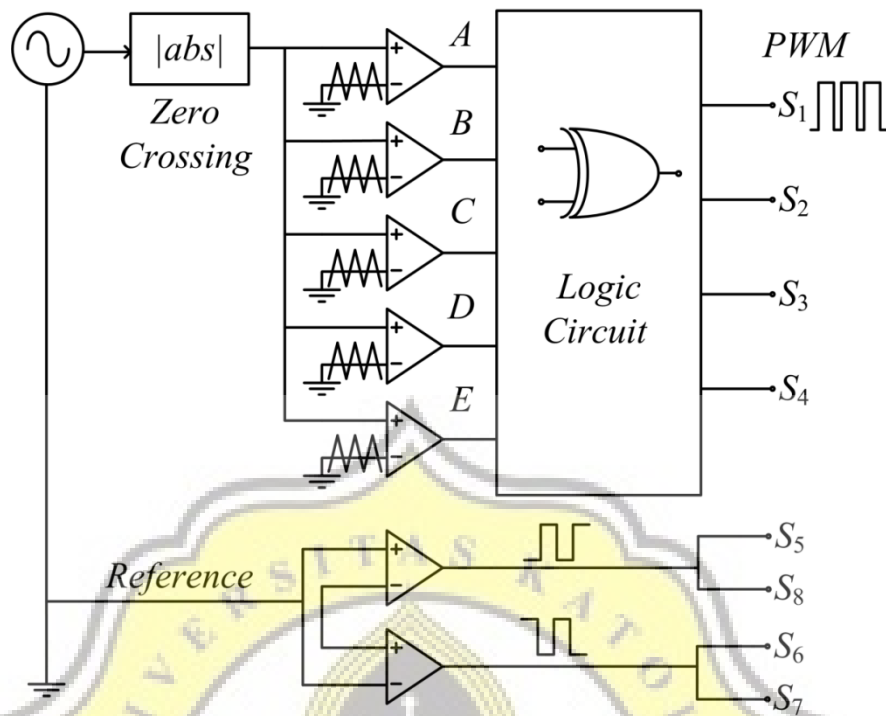
Mode operasi yang telah dijelaskan dari mode operasi 0 – 11 dapat dituliskan dan dijabarkan pada sebuah tabel pensaklaran seperti yang terlihat pada Tabel II. yang memperlihatkan penghidupan saklar pada setiap mode operasi.

TABEL II. PENSAKLARAN MODE OPERASI

Stage A				Stage B				Vo
S1	S2	S3	S4	S5	S6	S7	S8	
1	0	0	1	1	0	0	1	5E
1	0	1	0	1	0	0	1	4E
0	1	0	1	1	0	0	1	3E
0	1	1	0	1	0	0	1	2E
0	0	1	1	1	0	0	1	E
0	0	0	0	1	0	0	1	0
0	0	0	0	0	1	1	0	0
0	0	1	1	0	1	1	0	-E
0	1	1	0	0	1	1	0	-2E
0	1	0	1	0	1	1	0	-3E
1	0	1	0	0	1	1	0	-4E
1	0	0	1	0	1	1	0	-5E

3.4 Pensaklaran SPWM

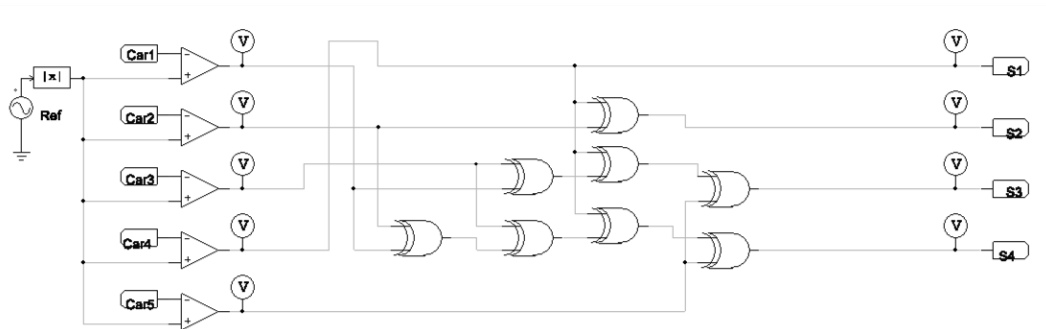
Rangkaian kendali pada saklar Bagian A (S1 – S4) dan Bagian B (S5 – S8) dapat dirangkai dari hasil komparasi setengah gelombang siklus positif referensi sinusoidal dengan 5 sinyal *carrier* dengan offset DC yang berbeda. Rangkaian kendali dengan masukan hasil komparasi akan masuk ke saklar pada Bagian A (S1 – S4) dengan pengendalian gerbang logika yang dirangkai untuk memunculkan sifat *decoding* pada hasil komparasi sinyal *reference* dan *carrier* sehingga pensaklaran dapat menghasilkan 5 tingkat untuk sebuah siklus positif pada inverter.



Gambar 3.14 Konfigurasi Pensaklaran

Pada Gambar 3.14 dapat dilihat rangkaian kendali pada rancangan inverter 11-tingkat tipe asimetris, sinyal setengah siklus positif referensi akan dikomparasi pada 5 sinyal *carrier* DC dengan *offset* yang berbeda (A, B, C, D, E) dan akan masuk dan diproses oleh rangkaian logika *decoder* untuk kemudian SPWM terbentuk untuk mengendalikan saklar Bagian A ($S_1 - S_4$).

Bagian B ($S_5 - S_8$) yang terdiri dari konstruksi *half-bridge* dikendalikan melalui sinyal referensi yang dikomparasi menghasilkan *zero crossing detector* memunculkan gelombang kotak yang berlawanan satu dengan yang lainnya. Dengan berpasangan saklar $S_5 - S_8$ dan $S_6 - S_7$ menghasilkan sebuah *polarity generator* sehingga keluaran gelombang tingkat dari Bagian A ($S_1 - S_4$) dapat menjadi sebuah gelombang 11-tingkat yang terukur pada beban.



Gambar 3.15 Decoder Rangkaian Logika

Gambar 3.15 memperlihatkan rancangan *decoder* untuk menghasilkan logika penghidupan saklar Bagian A (S1 – S4). Tabel kebenaran yang menjadi referensi untuk perancangan *decoder* ini dapat dilihat melalui Tabel III.

TABEL III. TABEL KEBENARAN DECODER

A	B	C	D	E	S1	S2	S3	S4
1	0	0	0	0	0	0	1	1
1	1	0	0	0	0	1	1	0
1	1	1	0	0	0	1	0	1
1	1	1	1	0	1	0	1	0
1	1	1	1	1	1	0	0	1

Pada Tabel 3.2 dapat dilihat referensi untuk penyusunan rangkaian *decoder* yang terdiri dari gerbang logika XOR. Sinyal carrier dengan offset yang telah diatur akan dikendalikan dengan melihat saklar yang hidup untuk tingkatan tertentu (Lihat Mode Operasi 0-10). Sehingga perancangan decoder dengan tabel kebenaran tersebut dapat diekspresikan atau diturunkan dengan sebuah persamaan Aljabar Boolean seperti berikut

$$S1 = D \quad (3.12)$$

$$S2 = B \oplus D \quad (3.13)$$

$$S3 = ((A \oplus C) \oplus D) \oplus E \quad (3.14)$$

$$S4 = (((A \oplus B) \oplus C) \oplus D) \oplus E \quad (3.15)$$

Dalam persamaan Aljabar Boolean yang telah diturunkan dari tabel kebenaran dan *decoder* rangkaian logika yang telah terkonfigurasi. Dapat dilihat perancangan *decoder* itu sendiri terdiri penuh dari gerbang logika XOR yang bersifat sebagai *alternating counter* apabila diberikan masukan logika “1” pada salah satu kakinya.

